

Real-Time Clock and Interrupt Module (RCIM) User's Guide



0898007-620
February 2014

Copyright 2014 by Concurrent Computer Corporation. All rights reserved.

本書は当社製品を利用する社員、顧客、エンドユーザーを対象とします。
本書に含まれる情報は、本書発行時点での正確な情報ですが、予告なく変更されることがあります。
当社は、明示的、暗示的に関わらず本書に含まれる情報に対して保障できかねます。

誤字・誤記の報告または本書の特定部分への意見は、当該ページをコピーし、コピーに修正またはコメントを記述してコンカレント日本株式会社まで郵送またはメールしてください。

http://www.ccur.co.jp/concurrent_computer_contact_us.aspx

本書はいかなる理由があろうとも当社の許可なく複製・変更することはできません。

Concurrent Computer CorporationおよびそのロゴはConcurrent Computer Corporationの登録商標です。
当社のその他すべての製品名はConcurrentの商標であり、同時にその他全ての製品名が各々の所有者の商標または登録商標です。

Linux®は、Linux Mark Institute(LMI)のサブライセンスに従い使用しています。

改定履歴:

<u>Revision History</u>	<u>Level</u>	<u>Effective With</u>
Original Release – August 2002	000	RedHawk Linux Release 1.1
Previous Release -- December 2003	210	RedHawk Linux Release 2.0
Current Release -- May 2005	300	RedHawk Linux Release 2.3
Update -- September 2005	310	RedHawk Linux Release 2.3-4.1
Update -- May 2007	320	RedHawk Linux Release 4.2
Update -- April 2008	330	RedHawk Linux Release 5.1
Update -- June 2008	400	RedHawk Linux Release 5.1
Update -- October 2010	500	RedHawk Linux Release 5.4
Update -- December 2011	600	RedHawk Linux Release 6.0
Update -- February 2013	610	RedHawk Linux Release 6.3
Update -- February 2014	620	RedHawk Linux Release 6.3

マニュアルの範囲

本マニュアルはConcurrent Computer CorporationのRedHawk™ Linux®オペレーティング・システムがインストールされたiHawk™システム上のReal-Time Clock and Interrupt Module (RCIM)を導入および利用するユーザーを対象としています。

NOTE

本ガイドでは3つのRCIMモデル(RCIM I, RCIM II, RCIM III)について説明します。用語「RCIM」の使用は3つの全てのボードに共通する機能性について言及しています。“RCIM I”, “RCIM II”, “RCIM III”は特定のボードを指します。各ボードの仕様については1-2ページの「仕様」項を参照してください。

マニュアルの構成

本ガイドは次から構成されます：

- 1章「序文」は、RCIMボードに関する概要および仕様を含みます。
- 2章「ハードウェア、取り付け、構成」は、RCIMボードおよびコネクタの解説、導入および設定の取り扱い説明を提供します。
- 3章「機能説明」は、RCIMで利用可能なクロックと割り込みについての一般的な操作、ユーザー・インターフェース、構成オプションを提供します。
- 付録A「Registers」は、RCIMのレジスタについて説明します。
- 付録B「Calculating RCIM Cable Propagation Delays」は、RCIMをチェーン接続した時の伝搬遅延を防ぐための計算式を提供します。
- 「Index」は、アルファベット順で参照する重要な用語や概念および本文内にあるそのページを含みます。

構文記法

本書を通して使用される表記法は次のとおりとなります：

- | | |
|-----------|---|
| 斜体 | ユーザーが特定する書類、参照カード、参照項目は、 <i>斜体</i> にて表記します。特殊用語も <i>斜体</i> 形式にて表記します。 |
| 太字 | ユーザー入力は 太字 形式にて表記され、指示されたとおりに入力する必要があります。ディレクトリ名、ファイル名、コマンド、オプション、 man ページの引用も 太字 形式にて表記します。 |

`list` プロンプト、メッセージ、ファイルやプログラムのリストのようなオペレーティング・システムおよびプログラムの出力は`list`形式にて表記します。

[] ブラケット(大括弧)はコマンドオプションやオプションの引数を囲みます。もし、これらのオプションまたは引数を入力する場合、ブラケットをタイプする必要はありません。

ハイパーテキスト・リンク

本資料を見ている時に項、図、テーブル・ページ番号照会をクリックすると対応する本文を表示します。青字で提供されるインターネットURLをクリックするとWebブラウザを起動してそのWebサイトを表示します。赤字の出版名称および番号をクリックすると(アクセス可能であれば)対応するPDFのマニュアルを表示します。

関連図書

タイトル	出版番号
<i>RedHawk Linux Release Notes Version x.x</i>	0898003
<i>RedHawk Linux User's Guide</i>	0898004
<i>RedHawk Linux Frequency-Based Scheduler (FBS) User's Guide</i>	0898005
<i>iHawk Optimization Guide</i>	0898011

x.x = リリース・バージョン

目次

前書き	iii
1章 序文	
概要	1-1
仕様	1-2
2章 ハードウェア、取り付け、構成	
Board Descriptions	2-1
RCIM III	2-2
ボード説明図	2-2
コネクタとLED	2-3
LEDの機能	2-3
入出力ケーブルとコネクタ	2-4
発振器	2-4
GPSアンテナ	2-5
外部割込みI/Oコネクタ	2-5
システムの確認	2-7
デジター・チェーン・ケーブル	2-7
RCIM II	2-8
ボード説明図	2-8
コネクタとLED	2-8
LEDの機能	2-9
入出力ケーブルとコネクタ	2-10
発振器	2-10
GPSアンテナ	2-10
外部割込みI/Oコネクタ	2-10
システムの確認	2-12
デジター・チェーン・ケーブル	2-12
RCIM I	2-13
ボード説明図	2-13
コネクタとLED	2-14
LEDの機能	2-14
出力ケーブル・コネクタ(P2)	2-15
入力ケーブル・コネクタ(P3)	2-16
外部割込みコネクタ(P4)	2-16
デバッグ可視化コネクタ(P5)	2-17
インシステム・プログラミング・インターフェース・コネクタ(P6)	2-17
システムの確認	2-17
接続モード	2-18
RCIMの開梱	2-18
取り付け	2-19
構成	2-20
カーネル構成	2-20
ドライバ構成	2-20
静的構成	2-20
動的構成	2-21

一般論	2-22
MSI割込み構成	2-22
GPSサポートのためのntp構成	2-23
ntp/GPS動作の確認	2-23

3章 機能説明

概要	3-1
クロック	3-1
ティック・クロック	3-2
POSIXクロック	3-2
クロックへの直接アクセス	3-3
クロックの同期化	3-3
rcim_clocksyncユーティリティ	3-3
ティック・クロックの同期化	3-5
RCIMマスタークロックの留意事項	3-5
POSIXクロックの同期化	3-5
自動同期化	3-6
システム時計管理のためのGPSの利用	3-6
割込み処理	3-8
割込み処理ロジック	3-8
DIとETIの実装と有効化	3-9
割込み認識ロジック	3-9
分配割込みの設定	3-10
RCIM値の取得	3-11
エッジ・トリガ割込み	3-12
ETI構成	3-12
ETIデバイス・ファイル	3-13
ETIユーザー・インターフェース	3-13
ETIの配信	3-14
リアルタイム・クロック(RTCs)	3-14
RTCデバイス・ファイル	3-14
RTCの配信	3-14
RTCユーザー・インターフェース	3-15
外部出力割込み	3-15
構成	3-16
プログラマブル割込み発生器 (PIG)	3-16
PIGデバイス・ファイル	3-16
PIGの配信	3-17
分配割込み	3-17
DI構成	3-18
DIデバイス・ファイル	3-19
DIユーザー・インターフェース	3-19

付録A レジスタ

RCIM IIIレジスタ	A-1
RCIM IIIアドレス・マップ	A-1
RCIM IIIレジスタ	A-3
RCIM IIレジスタ	A-21
RCIM IIアドレス・マップ	A-21
RCIM IIレジスタ	A-23
RCIM Iレジスタ	A-36

RCIM I アドレス・マップ	A-36
RCIM I レジスタ	A-37

付録B RCIMケーブル伝搬遅延の計算

RCIM III	B-1
RCIM II	B-1
RCIM I	B-2

Index	Index-1
-------------	---------

図

図2-1 RCIM IIIボード	2-2
図2-2 RCIM IIIのコネクタとLEDの位置	2-3
図2-3 RCIM III外部割込みI/Oコネクタのピン配列	2-6
図2-4 RCIM IIボード	2-8
図2-5 RCIM IIのコネクタとLEDの位置	2-9
図2-6 RCIM II外部割込みI/Oコネクタのピン配列	2-11
図2-7 RCIM Iボード	2-13
図2-8 RCIM IのコネクタとLEDの位置	2-14
図2-9 RCIM I出力ケーブル・コネクタ(P2)のピン配列	2-15
図2-10 RCIM I入力ケーブル・コネクタ(P3)のピン配列	2-16
図2-11 RCIM I外部割込みコネクタ(P4)のピン配列	2-17
図3-1 割込み処理ロジック	3-8
図3-2 分配割込み操作の例	3-10
図A-1 RCIM III Board Status/Control Register (BSCR)	A-3
図A-2 RCIM III Firmware Revision/Options Present Register (FWOP)	A-4
図A-3 RCIM III Interrupt Enable/Request/Pending/Clear/Arm/Level/Polarity Registers (IER, IRR, IPR, ICR, IAR, ISLR, ISPR)	A-5
図A-4 RCIM III External Interrupt Routing Registers (EIRR)	A-6
図A-5 RCIM III Cable Interrupt Routing Registers (CIRR)	A-7
図A-6 RCIM III PPS Snapshot Register (PPS)	A-8
図A-7 RCIM III Cable Snapshot Register (CSR)	A-8
図A-8 RCIM III Cable Master Time Register (CMTR)	A-8
図A-9 RCIM III Clear Cable Errors Register (CCERR)	A-9
図A-10 RCIM III Output Cable Status Register (OCSR)	A-9
図A-11 RCIM III Input Cable Status Register (ICSR)	A-10
図A-12 RCIM III Tick Clock Upper Register (TCU)	A-10
図A-13 RCIM III Tick Clock Lower Register (TCL)	A-11
図A-14 RCIM III Tick Clock Status/Control Register (TCSC)	A-11
図A-15 RCIM III POSIX Clock Seconds Register (PCS)	A-12
図A-16 RCIM III POSIX Clock Nanoseconds Register (PCN)	A-12
図A-17 RCIM III POSIX Clock Status/Control Register (PCSC)	A-13
図A-18 RCIM III POSIX Clock Skip/Add Time Register (PCSAT)	A-13
図A-19 RCIM III Clock Frequency Adjust Register (CFAR)	A-14
図A-20 RCIM III RTC Timer Registers (RTCT)	A-14
図A-21 RCIM III RTC Repeat Registers (RTCR)	A-14
図A-22 RCIM III RTC Control Registers (RTCC)	A-15
図A-23 RCIM III Programmable Interrupt Generator Register (PIG)	A-16
図A-24 RCIM III Programmable Interrupt Set/Clear Registers (PIGS, PIGC)	A-16
図A-25 RCIM III SPI Count Register (SCR)	A-17
図A-26 RCIM III GPS Receive Pointers (GRXP)	A-17

☒A-27 RCIM III GPS Transmit Pointers (GTXP)	A-18
☒A-28 RCIM III GPS Debug Control Register (GDCR)	A-18
☒A-29 RCIM III GPS Communication Error Register (GCER)	A-19
☒A-30 RCIM III SPI Data Buffer (SDB)	A-19
☒A-31 RCIM III GPS Receive Data Buffer (GRDB)	A-19
☒A-32 RCIM III GPS Transmit Data Buffer (GRDB)	A-20
☒A-33 RCIM II Board Status/Control Register (BSCR)	A-23
☒A-34 RCIM II Firmware Revision/Options Present Register (FWOP)	A-24
☒A-35 RCIM II Interrupt Enable/Request/Pending/Clear/Arm/Level/Polarity Registers (IER, IRR, IPR, ICR, IAR, ISLR, ISPR)	A-25
☒A-36 RCIM II External Interrupt Routing Registers (EIRR)	A-26
☒A-37 RCIM II Cable Interrupt Routing Registers (CIRR)	A-27
☒A-38 RCIM II PCI Interrupt Routing Registers (PARR, PBRR, PCRR, PDRR)	A-28
☒A-39 RCIM II DDS Adjust Register (DDS)	A-28
☒A-40 RCIM II PPS Snapshot Register (PPS)	A-29
☒A-41 RCIM II GPS Transmit/Receive Register (GPS)	A-29
☒A-42 RCIM II Clear Cable Errors Register (CCERR)	A-29
☒A-43 RCIM II Tick Clock Upper Register (TCU)	A-30
☒A-44 RCIM II Tick Clock Lower Register (TCL)	A-30
☒A-45 RCIM II Tick Clock Status/Control Register (TCSC)	A-30
☒A-46 RCIM II POSIX Clock Seconds Register (PCS)	A-31
☒A-47 RCIM II POSIX Clock Nanoseconds Register (PCN)	A-31
☒A-48 RCIM II POSIX Clock Status/Control Register (PCSC)	A-32
☒A-49 RCIM II POSIX Clock Skip/Add Time Register (PCSAT)	A-32
☒A-50 RCIM II RTC Timer Registers (RTCT)	A-33
☒A-51 RCIM II RTC Repeat Registers (RTCR)	A-33
☒A-52 RCIM II RTC Control Registers (RTCC)	A-34
☒A-53 RCIM II Programmable Interrupt Generator Register (PIG)	A-35
☒A-54 RCIM II Programmable Interrupt Set/Clear Registers (PIGS, PIGC)	A-35
☒A-55 RCIM I Board Status/Control Register (BSCR)	A-37
☒A-56 RCIM I Interrupt Enable/Request/Pending/Clear/ARM/Level/Polarity Registers (IER, IRR, IPR, ICR, IAR, ISLR, ISPR)	A-38
☒A-57 RCIM I External Interrupt Routing Register (EIRR)	A-39
☒A-58 RCIM I Cable Interrupt Routing Register (CIRR)	A-40
☒A-59 RCIM I Tick Clock Upper Register (TCU)	A-41
☒A-60 RCIM I Tick Clock Lower Register (TCL)	A-41
☒A-61 RCIM I Tick Clock Status/Control Register (TCSC)	A-41
☒A-62 RCIM I POSIX Clock Seconds Register (PCS)	A-42
☒A-63 RCIM I POSIX Clock Nanoseconds Register (PCN)	A-42
☒A-64 RCIM I POSIX Clock Status/Control Register (PCSC)	A-42
☒A-65 RCIM I RTC Control Registers	A-43
☒A-66 RCIM I RTC Timer Registers	A-43
☒A-67 RCIM I Programmable Interrupt Generator Register (PIG)	A-44

本章はReal-Time Clock and Interrupt Module (RCIM)に関する概要と仕様を提供します。

NOTE

本ガイドでは3つのRCIMモデル(RCIM I, RCIM II, RCIM III)について説明します。用語「RCIM」の使用は3つの全てのボードに共通する機能性について言及しています。「RCIM I」、「RCIM II」、「RCIM III」は特定のボードを指します。「仕様」項は各ボードに関する仕様を提供します。

概要

Real-Time Clock and Interrupt Module (RCIM)は、外部イベント、同期クロック、同期割り込みへの急速な応答を必要とするタイム・クリティカル・アプリケーションをサポートするPCIベースのカードです。

様々なシステムのRCIMボードがチェーン接続されている時、割り込みをRCIMから対応する全てのホスト・システムへ接続された全てのRCIMに分配する事が可能です。

複数のシステムのRCIMチェーン内の全てのRCIMが共通の時間基準を共有できるように同期された高分解能クロックが提供されます。これはローカルPOSIX 1003.1に準拠する高分解能クロックもまた提供します。オプションのGPSモジュールはGPS標準時間へのクロック調整を可能にします。高安定発信器は標準です。オプションの発信器はRCIMで計測される時間の精度を向上させます。

クロックに加え、この多目的PCIベースのカードは次の機能を持っています：

- 最大12の外部デバイス割り込みの接続
- システムに割り込むことが可能なリアルタイム・クロック・タイマー
- アプリケーション・プログラムから割り込みの生成を可能にするプログラム可能な割り込みジェネレータ

これらの機能はRCIMカードがインストールされたシステム上で全てのローカル割り込みを生成する事が可能です。システムがチェーン接続されている時、複数の入力・出力割り込みはRCIMが接続された他のシステムへ分配する事が可能です。これは1つのタイマー、1つの外部割り込み、1つのアプリケーション・プログラムが同期した動作を引き起こすためにほぼ一斉に複数のRedHawk Linuxシステムに割り込む事を可能にします。

仕様

特徴	RCIM III	RCIM II	RCIM I
クロック			
POSIX 長さ 分解能 発信器の安定性	64bit (2つの32bitワード) 上位32bit – 1sec 下位32bit – 400nsec +/-2.5 PPM	64bit (2つの32bitワード) 上位32bit – 1sec 下位32bit – 400nsec +/-20 PPM	64bit (2つの32bitワード) 上位32bit – 1sec 下位32bit – 400nsec +/-100 PPM
Tick Timer 長さ 分解能	64bit (2つの32bitワード) 400ns/ティックの64bitカウンタ	64bit (2つの32bitワード) 400ns/ティックの64bitカウンタ	64bit (2つの32bitワード) 400ns/ティックの64bitカウンタ
リアルタイム・クロック			
数 長さ 分解能 発信器の安定性	8個 32bit 1 microsecond (より大きな値をプログラム可能) ±2.5 PPM	8個 32bit 1 microsecond (より大きな値をプログラム可能) ±20 PPM	8個 32bit 1 microsecond (より大きな値をプログラム可能) ±2.5 PPM
ローカル割込み			
外部エッジ・トリガ 割込み 外部出力割込み リアルタイム・クロック	12個 12個 8個	12個 12個 8個	4個 4個 4個
分配割り込み			
入力 出力	12個 12個	12個 12個	8個 8個
割込み応答時間			
ユーザー・プロセスへの割込み	< 8 microsec	< 8 microsec	< 8 microsec
実装			
外形 最大ケーブル長 (算出方法については付録Bを参照) 外部コネクタ PCI性能 オプション	PCIe 30メータ Molex LFH-60 x1 GPSモジュール、恒温槽付き 発信器	PCI 32フィート Molex LFH-60 66 MHz 64-bit GPSモジュール、恒温槽付き 発信器	PCI 10フィート 16 position .1” Latching Header 33 MHz 32-bit なし
動作環境			
動作温度 保管温度 相対湿度	10~40°C -40~65°C 10~90% (非結露)	10~40°C -40~65°C 10~90% (非結露)	10~40°C -40~65°C 10~80% (非結露)
電力			
消費電力	~5W	~5W	~5W

ハードウェア、取り付け、構成

本章はPCIベースのボードRCIMの説明に加え、導入や構成情報を提供します。

Board Descriptions

本項はRCIM III, RCIM II, RCIM Iボードの説明図や解説を提供します。

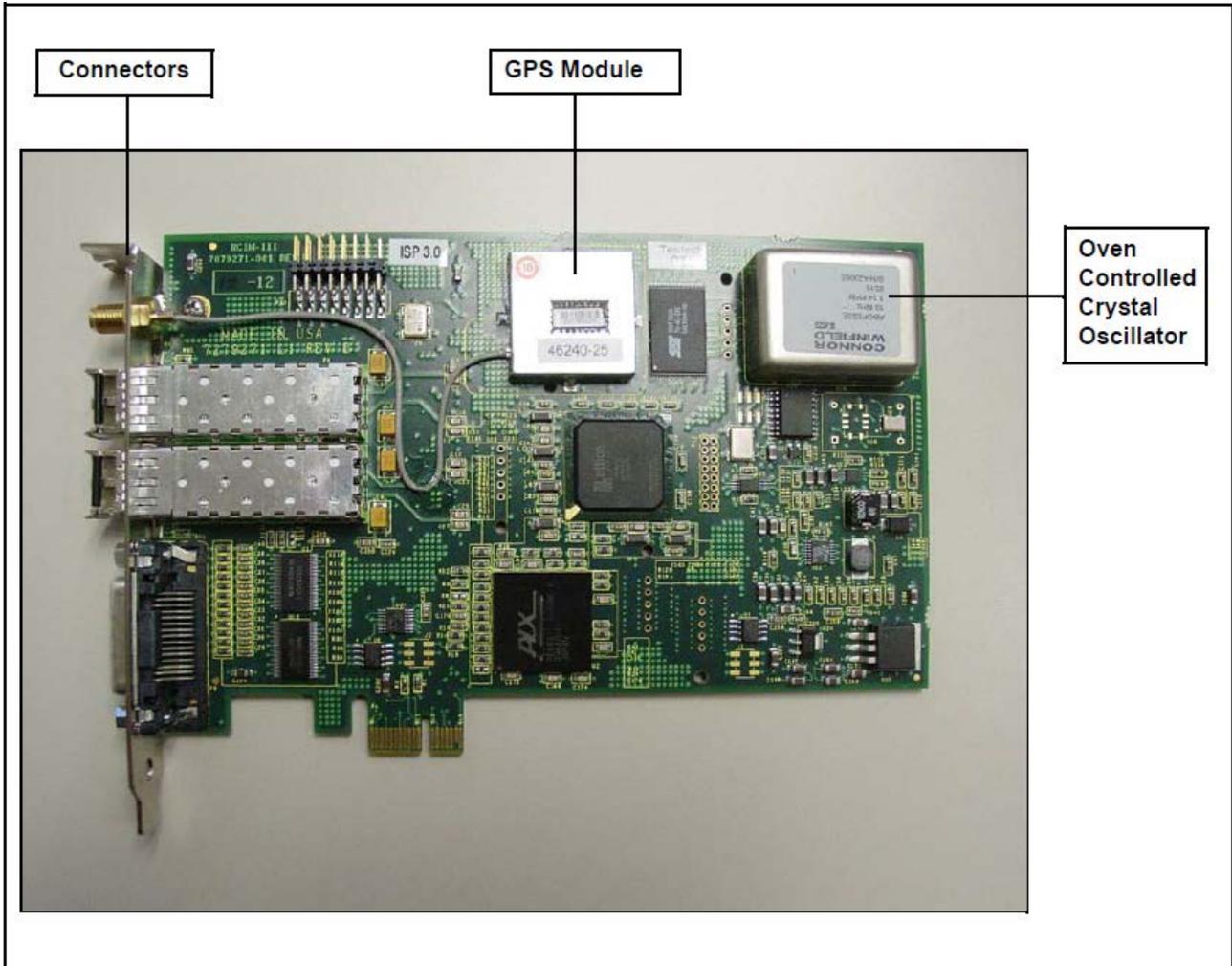
RCIM IIおよびRCIM Iボードはホスト・システムの標準的なPCIスロットに実装し、RCIM IIIは標準的なPCI-eスロットに実装します。コネクタは外部割込み接続のために各RCIMに実装され、同期ケーブルは1つまたは複数のスレーブRCIMにマスターRCIMをダイジー・チェーン接続のために組み込まれます。

RCIM III

ボード説明図

図2-1はオプションの高安定性OCXO(Oven Controlled Crystal Oscillator：高温槽付水晶発信器)とGPSモジュールが組み込まれたRCIM IIIボードを示します。

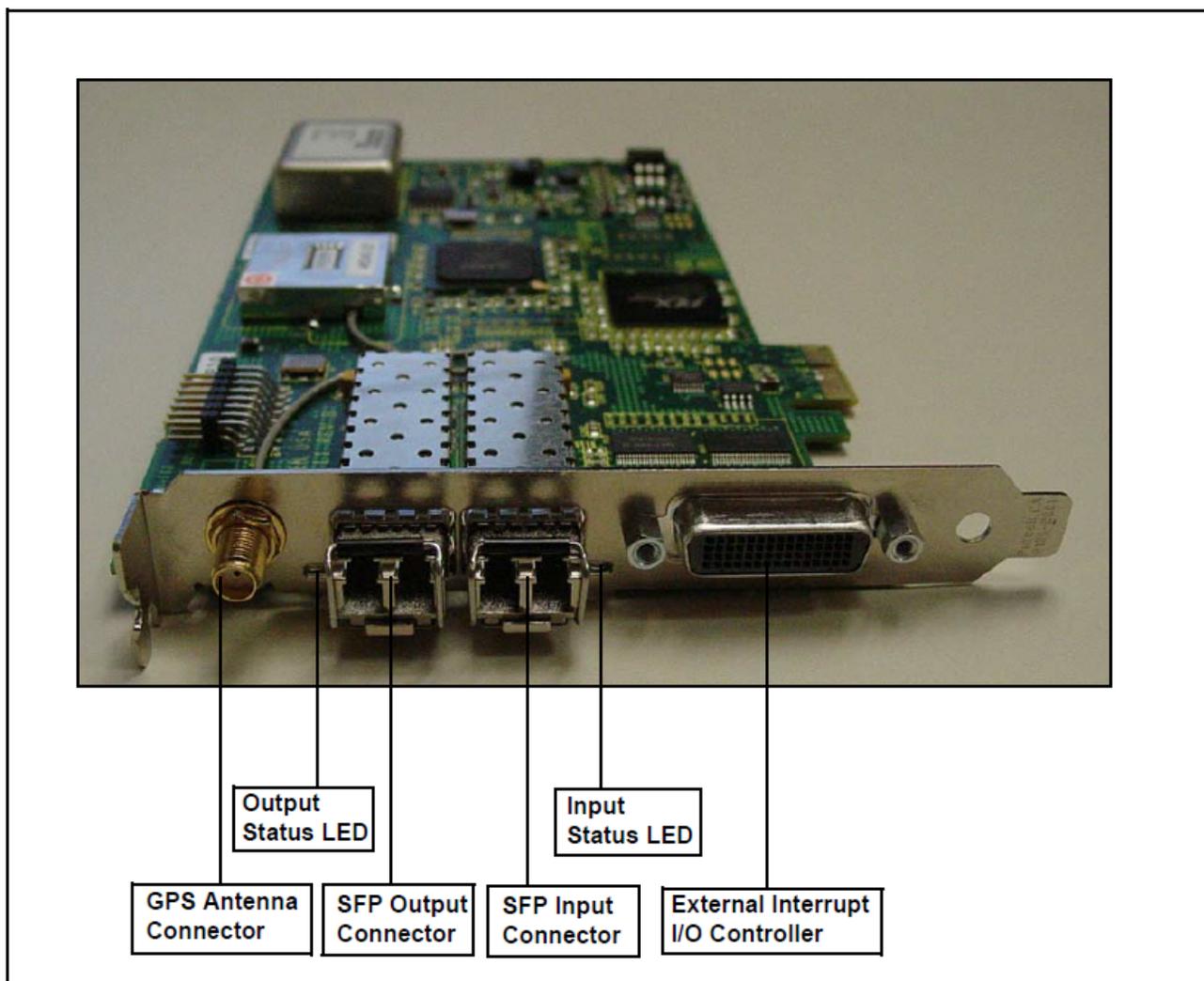
図2-1 RCIM IIIボード



コネクタとLED

図2-2はRCIM IIIボードの入出力コネクタとLEDを示します。LEDや各々のコネクタに関する詳細な情報は次の項で提供します。

図2-2 RCIM IIIのコネクタとLEDの位置



LEDの機能

RCIM IIIボードの入力および出力コネクタの近くに2つの2色のステータスLEDがあります。それらはボードがリセット・モードの時にテストとして赤と緑に短い間隔で明るく光り、その後どちらも微かな赤に光ります。

ボードが通常に動作している間のLED機能は次のようになります：

LED	内容	機能
出力ステータスLED	赤固定	10MHzクロックの故障
	2秒毎に赤が点灯	ケーブル・オプションが設定されたが同期していない、または失敗し、POSIXクロックが停止
	1秒毎に緑が点灯	ケーブル・オプション無しでPOSIXクロックが動作中
	1秒毎に緑が点滅	ケーブルが接続され同期した状態でPOSIXクロックが動作中
入力ステータスLED	2秒毎に赤と緑が交互に点灯	ケーブルが接続されたが同期していない、または失敗した状態でPOSIXクロックが動作中
	2秒毎に赤が点灯	ケーブル・オプションが設定されたが同期していない、または失敗
	緑固定	ケーブルが接続され同期した

入出力ケーブルとコネクタ

RCIM IIIは1組の標準的なSFP (small form-factor pluggable)コネクタをRCIM IIIケーブルと接続するためのケージに差し込んで使用します。ケーブルはRCIM IIIボード間で割り込み、タイム・スタンブ、基準クロックを伝達するために使用されます。出力ケーブル・コネクタは、RCIMがマスタまたはRCIMチェーン間のスレーブのどちらかの場合に使用されます(RCIMモードの説明については2-18ページを参照)。入力ケーブル・コネクタは、RCIMがスレーブ・モードまたはRCIMチェーン間のスレーブの場合に使用されます。ケーブルの部品番号(HS002-3CBL-xx：xxはメートル長)はLC光ファイバー・ケーブルとRCIMのマスタおよびスレーブの空のケージに差し込む2つのSFPを含みます。ケーブルに関する詳細については「デジター・チェーン・ケーブル」項を参照してください。

NOTE

SFPのケーブルはRCIMを実装しているシステムの電源が落ちた状態で取り付けおよび取り外しを行ってください。ESD(静電気放電)の注意については「Installation」項を参照してください。注意としてはSFPモジュールを所定の位置に固定すること、RCIM IIIをSFPを取り付けている間にPCIeスロットから押し出されないことを確実に行うことが必要とされます。光ファイバー・ケーブルそのものはRCIM IIIにダメージを与えることなくいつでも取り付けおよび取り外しする事が可能です。

発振器

RCIM IIIに与えられた温度補償水晶発信器(TCXO: Temperature Compensated Crystal Oscillator)は±2.5PPM(10万分の1)の精度を持っています。

選択可能な2つの恒温槽付き水晶発信器(OCXO: Oven Controlled Crystal Oscillator)は±210PPB(10億分の1)または10PPBの温度安定性を提供します。

GPSアンテナ

RCIM IIIのGPSオプションは有効なGPSアンテナと同軸ケーブルを含みます。

アンテナはGPS衛星信号を受信して受信機にそれを渡します。GPS信号は1575MHzレンジのスペクトラム拡散信号であり導電性または不透明な表面は貫通しません。従って、アンテナは空がきれいに一望できる屋外に設置する必要があります。

もし異なるアンテナまたはケーブルを使用する場合、以下の仕様に一致させる必要があります：

- 50Ωインピーダンス
- 27dBゲイン
- 3.3V DC電源、最大30mA.

外部割込みI/Oコネクタ

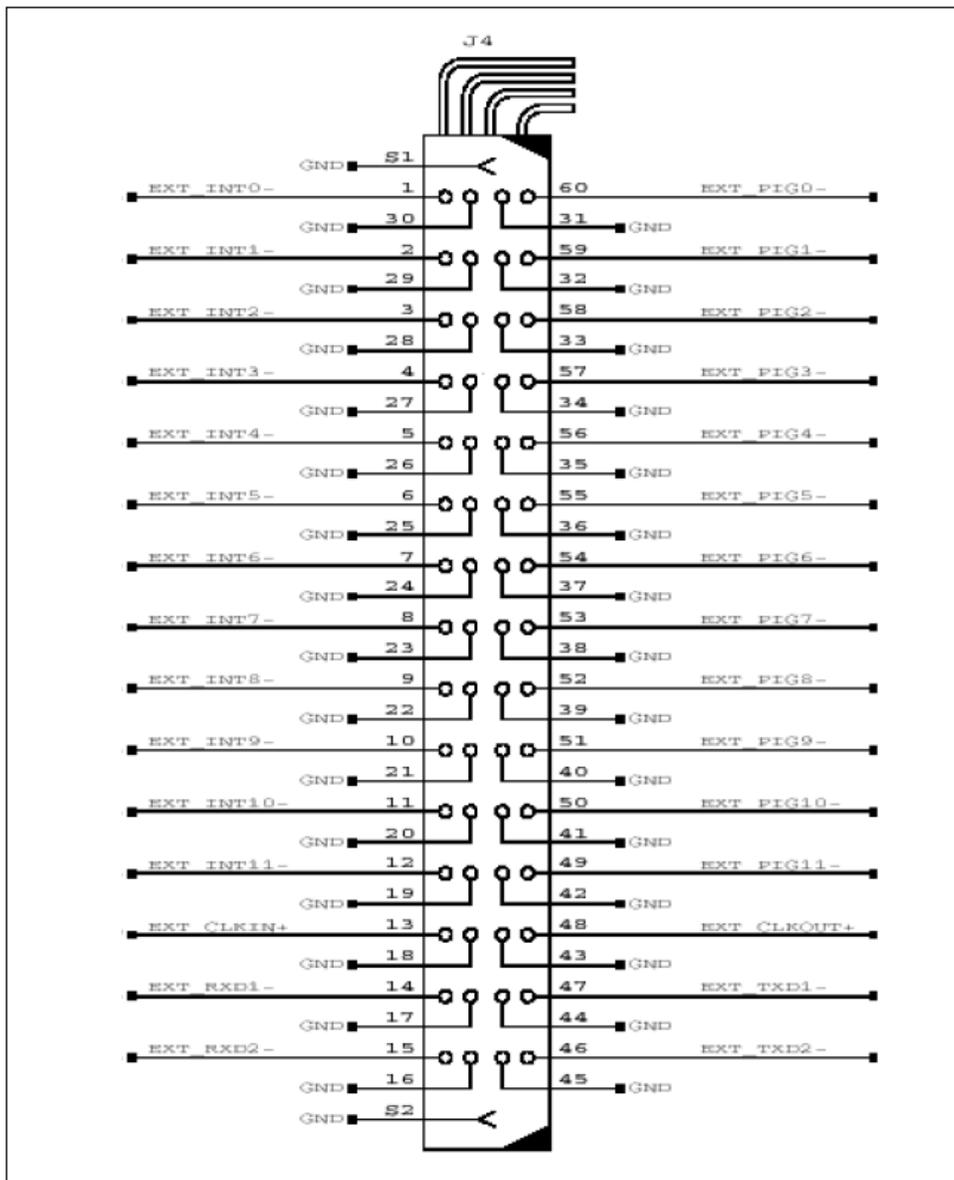
RCIM IIIの外部割込みI/Oコネクタは、12個の出力と12個の入力を提供するMolex LFH-60 (Low Force Helix)です。

外部出力は機器に取り付けてRCIMによる制御を可能にします。出力を駆動するためにプログラム可能な割り込みジェネレータ(PIG)、リアルタイム・クロック・タイマー(RTC)、エッジ・トリガ割り込み(ETI)、分配割り込み(DI)のどれでも選択が可能なマルチプレクサによって出力が駆動されます。選択は一連の構成レジスタにより制御されます。

外部出力割り込みとプログラム可能な割り込みの利用に関する情報については3章を参照してください。

外部割込みI/Oコネクタのピン配列を図2-3に示します。

図2-3 RCIM III外部割込みI/Oコネクタのピン配列



外部割込みの入力信号は5V TTLレベルです。(EXT_PIG[0-11]と表示された)外部割込みの出力は74ABT16240ライン・ドライバを使い駆動されます。外部割込みの入力は+5Vに180オーム、グラウンドに330Ωと0.1μFが終端されています。この入力を駆動するには最低でも30mAを引き込むこと(シンク)が可能なライン・ドライバが必要となります。入力端子は外部割込み信号の速度を制限し、発生した疑似割込みからノイズを抑制します。殆どのライン・ドライバは流し込むこと(ソース)が可能な電流以上に引き込む事が可能なので、信号の立下りエッジはより速くなります。

EXT_CLKINとEXT_CLKOUTの各信号は外部の10MHzクロックの入力/出力用に使用されます。RCIM IIIを駆動する外部クロックは50オームの負荷に5V TTL信号を駆動する能力を持っている必要があります。RCIM IIIは1つでも存在する場合は自動的に外部クロックの利用に切り替えます。RCIM IIIからの外部クロック出力は74ABT16240ライン・ドライバを使って駆動されます。

EXT_RXD1, EXT_TXD1, EXT_RXD2, EXT_TXD2の各信号はRS-232Cレベルの信号です。これらは今のところデバッグ目的のために使用されます。

システムの確認

下の**lspci(8)**の出力は、RCIM IIIに関するPCIクラス、ベンダ/デバイスIDを示します(0e:04.0(*bus:slot,function*)はシステムで異なります)：

```
# lspci -v | grep -i rcim
0e:04.0 System peripheral: Concurrent Computer Corporation RCIM III
Real-Time Clock & Interrupt Module (PCIe) (rev 01)
# lspci -ns 0e:04.0
0e:04.0 Class 0880: 1542:9271 (rev 01)
```

デジター・チェーン・ケーブル

RCIM IIIは、RCIMチェーンにRCIM IIIを接続するために光ファイバー・シリアル同期ケーブルとSFP(small form-factor pluggable)コネクタ(P/N: HS002-3CBL-xx)を使用します。ケーブル上のシリアル・データはケーブルの問題を検出させる事が可能なパリティとフレンジング情報を含みます。ポーリングが連続的に行われ、エラー状態が検出された時にRCIM IIIのデジター・チェーン・ケーブルのステータスを報告するメッセージが出力されます。問題を表しているメッセージは、失敗しているリンクが接続されているシステムに直接表示されます。

シリアル・ケーブルはポイント・トゥ・ポイント接続です。「入力」ケーブルは上流のマスターRCIMに向かっているケーブルを指します。「出力」ケーブルはマスターから離れる下流の接続です。

```
RCIM: Input cable disconnected.
RCIM: Input cable connected.
RCIM: Input cable connected but not synchronized.
RCIM: Input cable unsynchronized.
RCIM: Input cable O.K.

RCIM: Output cable disconnected.
RCIM: Output cable connected.
RCIM: Output cable connected but not synchronized.
RCIM: Output cable unsynchronized.
RCIM: Output cable O.K.

RCIM: Cable error on input cable.
RCIM: Cable error on output cable.
```

「disconnected」と「connected」のメッセージはSFPがRCIM IIIの適切なケージに差し込まれているかどうかに基づいてのみ発生します。

これらは光ケーブルが差し込まれているまたは外されている場合は発生しません。これらはSFPが正しく差し込まれていないまたは故障中の場合を除き、通常の操作中には発生しません。

「not synchronized」と「unsynchronized」のメッセージはケーブルが通信の試みに応答していない事を示します。これらのメッセージは光ケーブルが取り付けられているまたは外されている場合に発生します。これらは接続されたシステムの電源がOFFの場合にも発生します。

最後の2つのメッセージは、ケーブルのパリティ・エラーや一時的なケーブル同期の失敗のような一時的なエラーを示します。一時的なエラーが発生した場合、再同期するためにケーブルのリンクを必要とする可能性があります。分配割込みがケーブル上をブロードキャストしている場合、失敗する可能性があります。

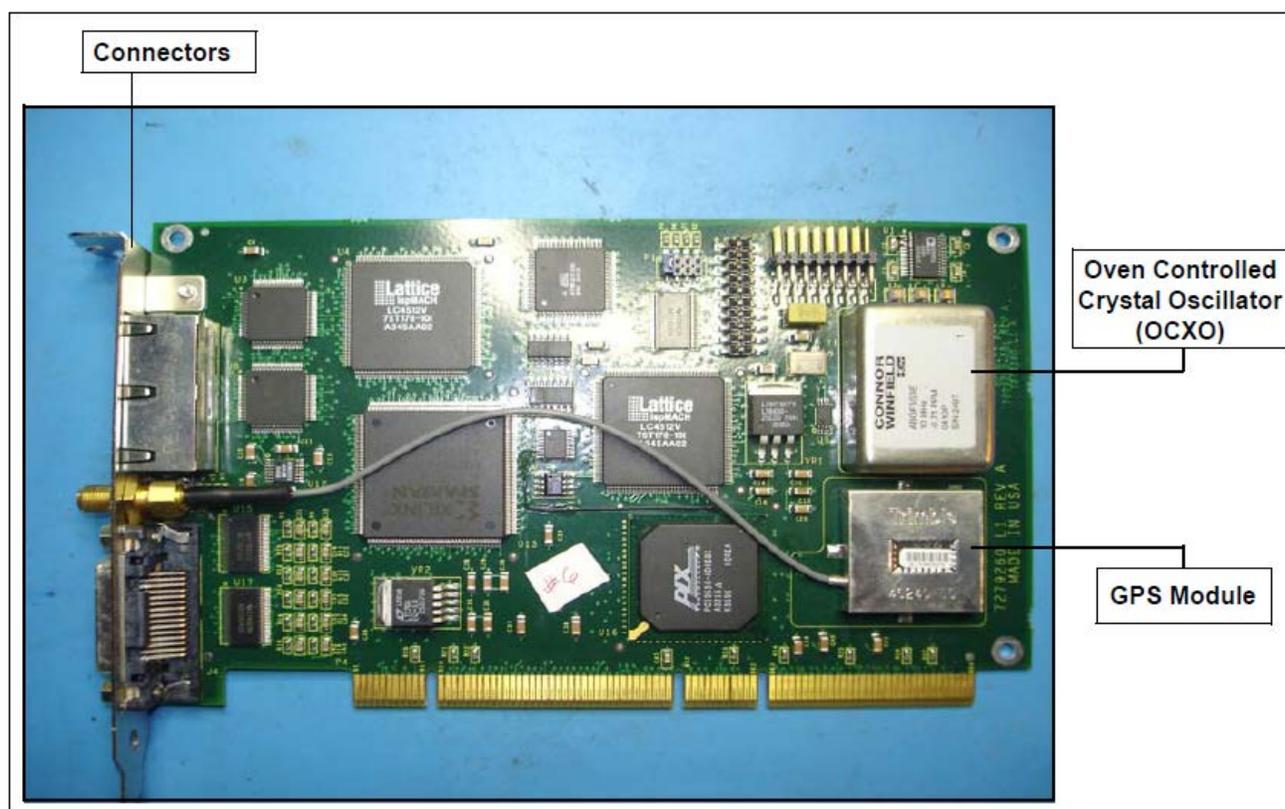
一時的なエラーはケーブル・クロックが全てのシステムに届かなくなるためティック・タイマーの同期にも影響します。

RCIM II

ボード説明図

図2-4はオプションの高安定性OCXO(Oven Controlled Crystal Oscillator : 高温槽付水晶発信器)とGPSモジュールが組み込まれたRCIM IIボードを示します。

図2-4 RCIM IIボード

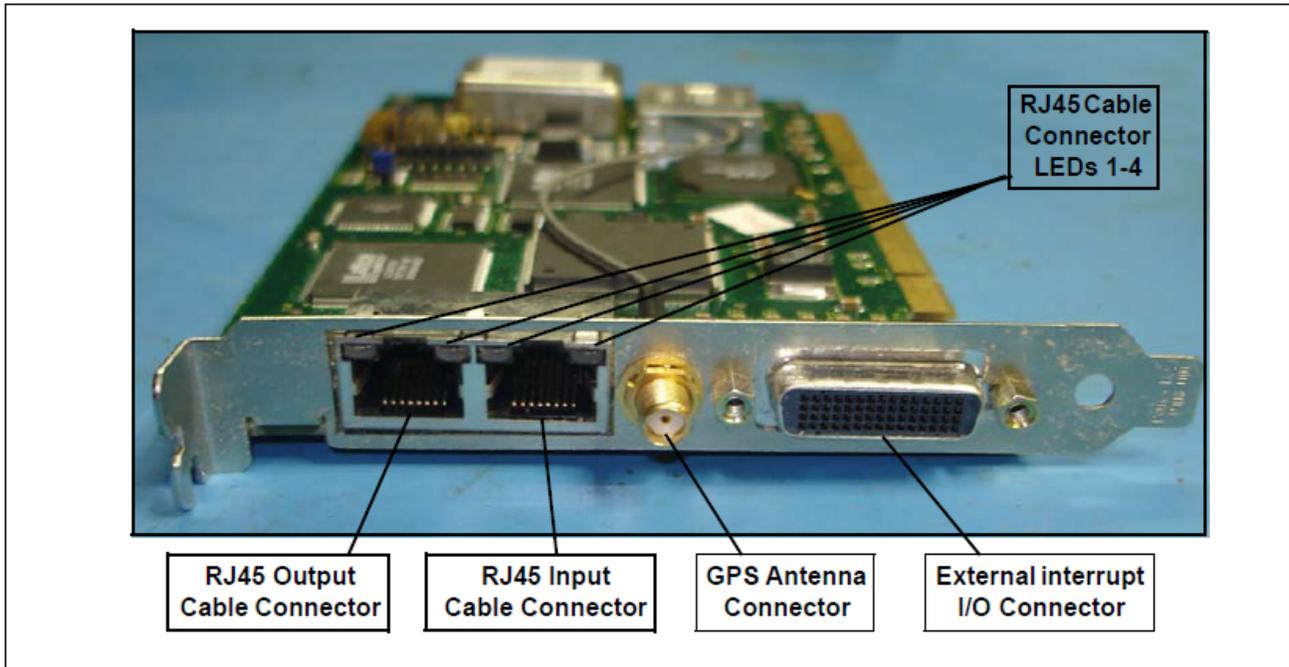


コネクタとLED

図2-5はRCIM IIボードの入出力コネクタとLEDを示します。

LEDや各々のコネクタに関する詳細な情報は次項で提供します。

Figure 2-5 RCIM IIのコネクタとLEDの位置



LEDの機能

RCIM IIボード上のRJ45入力/出力コネクタ用の4つのLEDの機能は次のようになります：

コネクタ	LED	機能
RJ45出力ケーブル・コネクタ	LED 1	赤 - 故障, 緑 - 動作中
	LED 2	ケーブル・ステータス： Off ケーブルが接続されていない 黄 ケーブルは接続されているが同期していない 緑 ケーブルは接続され同期している
RJ45入力ケーブル・コネクタ	LED 3	常に緑が点滅
	LED 4	ケーブル・ステータス： Off ケーブルが接続されていない 黄 ケーブルは接続されているが同期していない 緑 ケーブルは接続され同期している

入出力ケーブルとコネクタ

出力ケーブル・コネクタは、RCIM IIがマスタまたはRCIMチェーン間のスレーブのどちらかの場合に使用されます(RCIMモードの説明については2-18ページを参照)。入力ケーブル・コネクタは、RCIMがスレーブ・モードの場合に使用されます。

出力ケーブル・コネクタに取り付けられたケーブルはRJ45シリアル同期ケーブル(P/N: HS002-CBL-10)です。このケーブルに関する詳細については「デイジー・チェーン・ケーブル」項を参照してください。

RJ45ケーブルはギガビットEthernetで使用されていますが、RCIM IIケーブルはEthernetと互換ではない事に注意してください。

発振器

RCIM IIに与えられた標準的な水晶発信器は±20PPM(100万分の1)の精度を持っています。

選択可能な2つの恒温槽付き水晶発信器(OCXO: Oven Controlled Crystal Oscillator)は±210PPB(10億分の1)または10PPBの温度安定性を提供します。

GPSアンテナ

RCIM IIのGPSオプションは有効なGPSアンテナと同軸ケーブルを含みます。

アンテナはGPS衛星信号を受信して受信機にそれを渡します。GPS信号は1575MHzレンジのスペクトラム拡散信号であり導電性または不透明な表面は貫通しません。従って、アンテナは空がきれいに見える屋外に設置する必要があります。

もし異なるアンテナまたはケーブルを使用する場合、以下の仕様に一致させる必要があります：

- 50Ωインピーダンス
- 27dBゲイン
- 3.3V DC電源、最大30mA.

外部割込みI/Oコネクタ

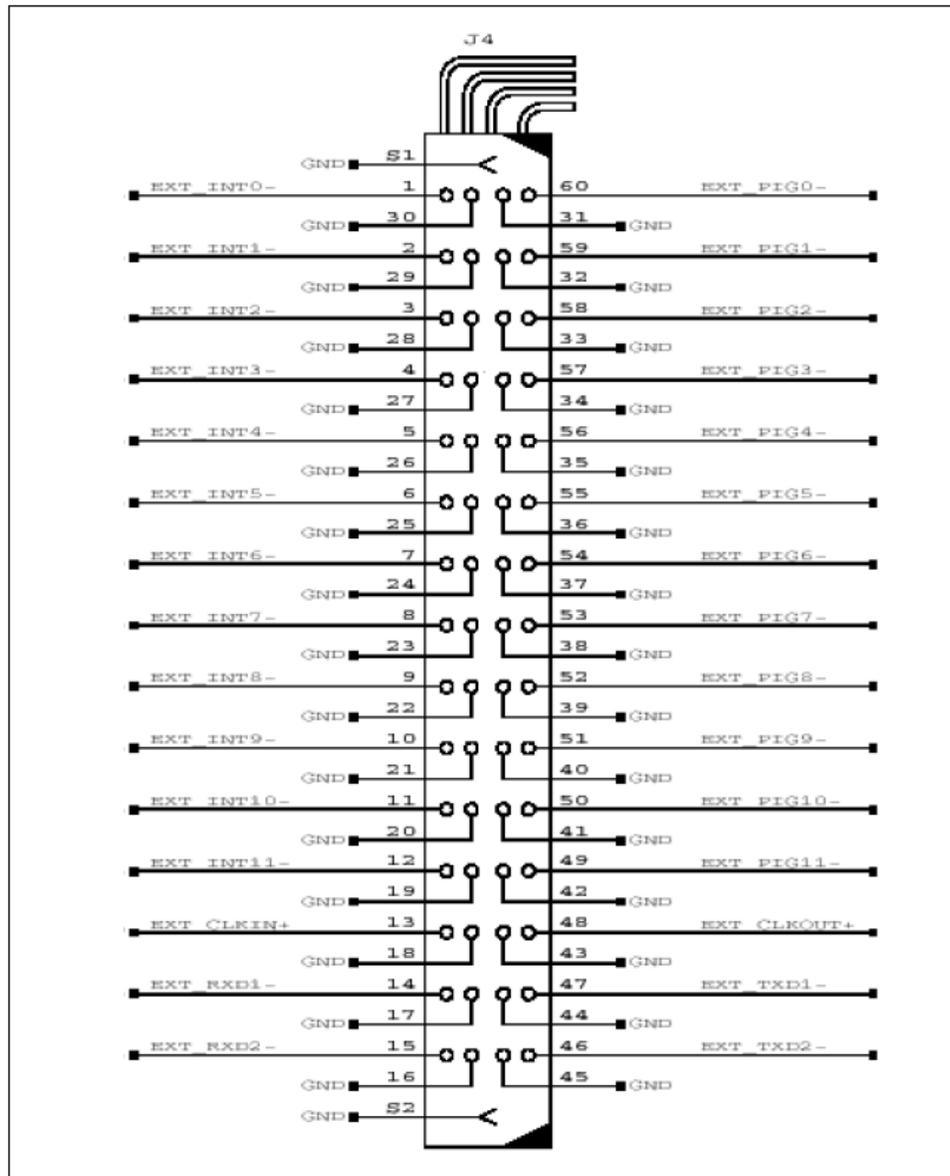
RCIM IIの外部割込みI/Oコネクタは、12個の出力と12個の入力を提供するMolex LFH-60 (Low Force Helix)です。

外部出力は機器に取り付けてRCIMによる制御を可能にします。出力を駆動するためにプログラム可能な割り込みジェネレータ(PIG)、リアルタイム・クロック・タイマー(RTC)、エッジ・トリガ割り込み(ETI)、分配割り込み(DI)のどれでも選択が可能なマルチプレクサによって出力が駆動されます。選択は一連の構成レジスタにより制御されます。

外部出力割込みとプログラム可能な割り込みの利用に関する情報については3章を参照してください。

外部割込みI/Oコネクタのピン配列を図2-6に示します。

Figure 2-6 RCIM II外部割込みI/Oコネクタのピン配列



外部割込みの入力信号は5V TTLレベルです。(EXT_PIG[0-11]と表示された)外部割込みの出力は74ABT16240ライン・ドライバを使い駆動されます。外部割込みの入力は+5Vに180オーム、グラウンドに330Ωと0.1μFが終端されています。この入力を駆動するには最低でも30mAを引き込むこと(シンク)が可能なライン・ドライバが必要となります。入力端子は外部割込み信号の速度を制限し、発生した疑似割込みからノイズを抑制します。殆どのライン・ドライバは流し込むこと(ソース)が可能な電流以上に引き込む事が可能なので、信号の立下りエッジはより速くなります。

EXT_CLKINとEXT_CLKOUTの各信号は外部の10MHzクロックの入力/出力用に使用されます。RCIM IIを駆動する外部クロックは50オームの負荷に5V TTL信号を駆動する能力を持っている必要があります。RCIM IIは1つでも存在する場合は自動的に外部クロックの利用に切り替えます。RCIM IIからの外部クロック出力は74ABT16240ライン・ドライバを使って駆動されます。

EXT_RXD1, EXT_TXD1, EXT_RXD2, EXT_TXD2の各信号はRS-232Cレベルの信号です。これらは今のところデバッグ目的のために使用されます。

システムの確認

下の**lspci(8)**の出力は、RCIM IIに関するPCIクラス、ベンダ/デバイスIDを示します(0d:06.0(*bus.slot.function*)はシステムで異なります)：

```
# lspci -v | grep -i rcim
0d:06.0 System peripheral: Concurrent Computer Corp RCIM II
Realtime Clock and Interrupts Module (rev 01)
# lspci -ns 0d:06.0
0d:06.0 Class 0880: 1542:9260 (rev 01)
```

デイジー・チェーン・ケーブル

RCIM IIは、RCIMチェーンにRCIM IIを接続するためにRJ45シリアル同期ケーブル(P/N: HS002-CBL-10)を使用します。ケーブル上のシリアル・データはケーブルの問題を検出させる事が可能なパリティとフレミング情報を含みます。ポーリングが連続的に行われ、エラー状態が検出された時にRCIM IIのデイジー・チェーン・ケーブルのステータスを報告するメッセージが出力されます。問題を表しているメッセージは、失敗しているリンクが接続されているシステムに直接表示されます。

シリアル・ケーブルはポイント・トゥ・ポイント接続です。「入力」ケーブルは上流のマスターRCIMに向かっているケーブルを指します。「出力」ケーブルはマスターから離れる下流の接続です。

```
RCIM: Input cable disconnected.
RCIM: Input cable connected.
RCIM: Input cable connected but not synchronized.
RCIM: Input cable unsynchronized.
RCIM: Input cable O.K.

RCIM: Output cable disconnected.
RCIM: Output cable connected.
RCIM: Output cable connected but not synchronized.
RCIM: Output cable unsynchronized.
RCIM: Output cable O.K.

RCIM: Cable error on input cable.
RCIM: Cable error on output cable.
```

「not synchronized」と「unsynchronized」のメッセージはケーブルは接続されているが通信の試みに応答していない事を示します。これは接続されたシステムの電源がOFFになった場合の事例です。

最後の2つのメッセージは、ケーブルのパリティ・エラーや一時的なケーブル同期の失敗のような一時的なエラーを示します。一時的なエラーが発生した場合、再同期するためにケーブルのリンクを必要とする可能性があります。分配割込みがケーブル上をブロードキャストしている場合、失敗する可能性があります。一時的なエラーはケーブル・クロックが全てのシステムに届かなくなるためティック・タイマーの同期にも影響します。

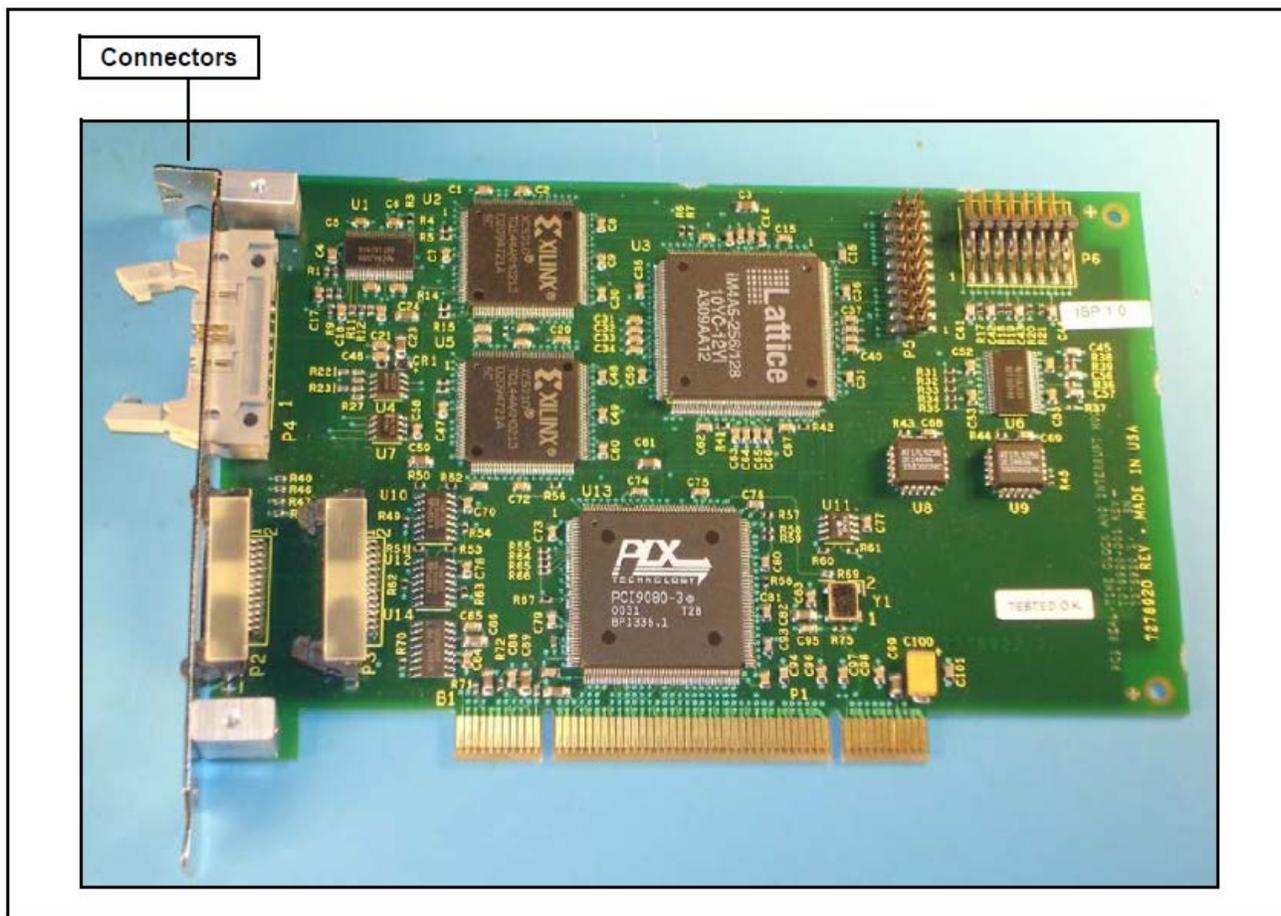
RCIM I

本項はRCIM Iボードの図解および解説を提供します。

ボード説明図

図2-7はRCIM Iボードを示します。

図2-7 RCIM Iボード

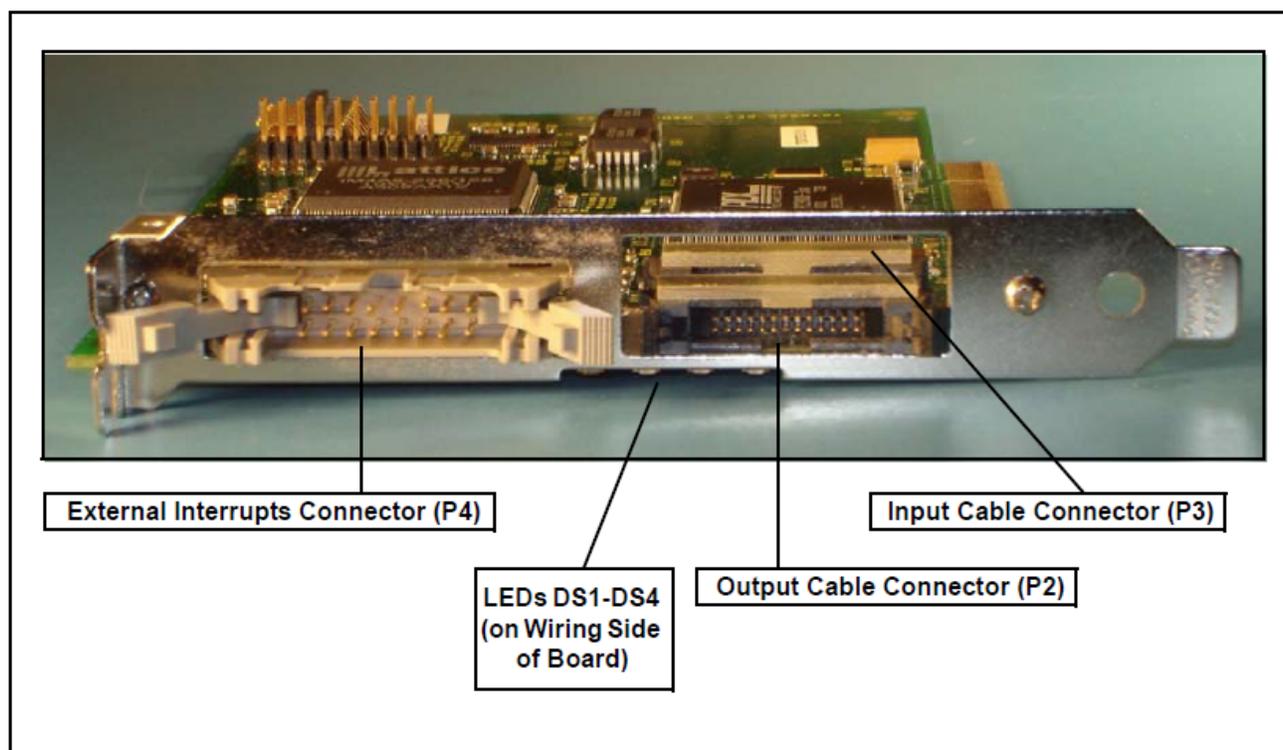


コネクタとLED

図2-8はRCIM Iボードの入出力コネクタとLEDを示します。

LEDや各々のコネクタに関する詳細な情報は次項で提供します。

図2-8 RCIM IのコネクタとLEDの位置



LEDの機能

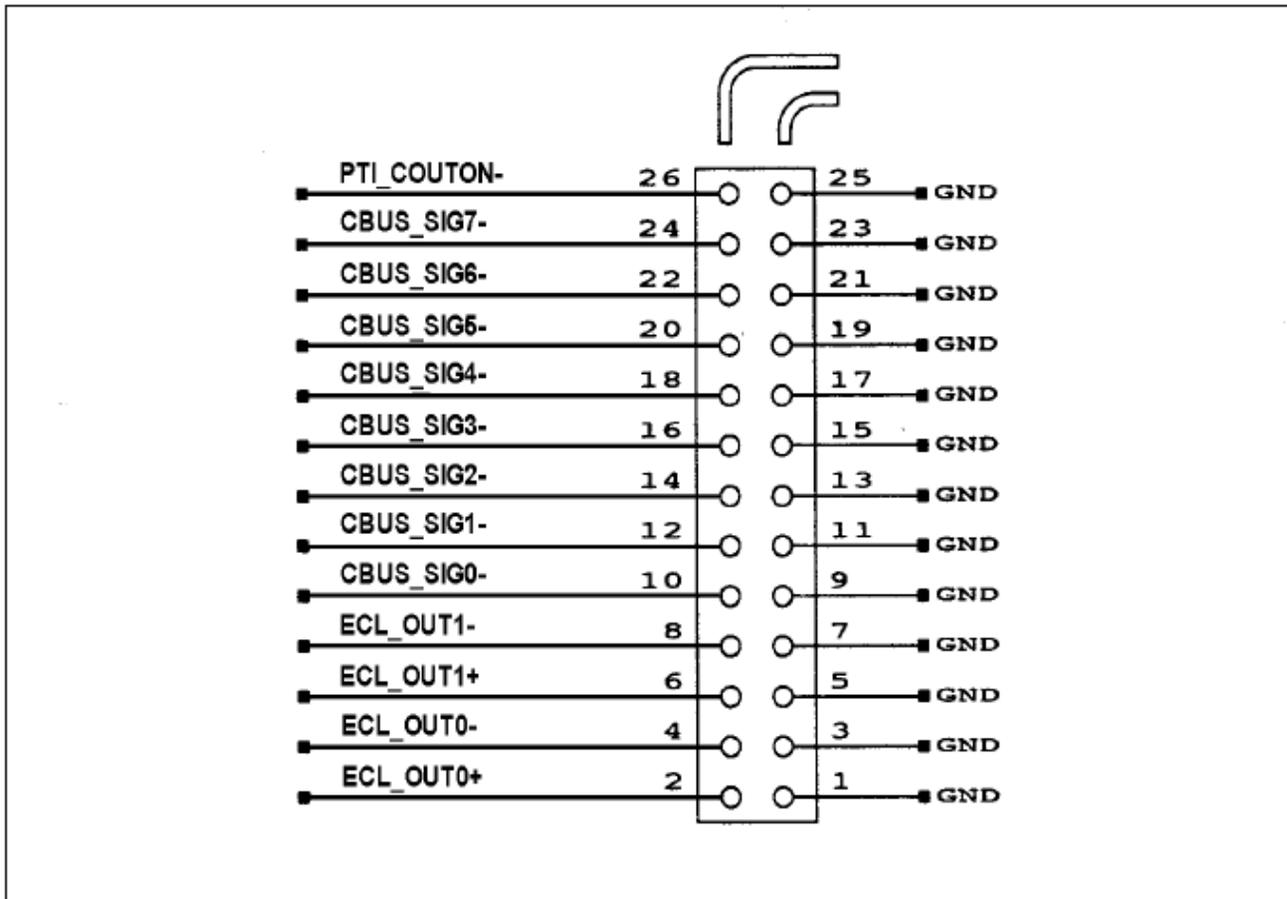
4つのLEDは出力ケーブル・コネクタ(P2)と外部割込みコネクタ(P4)の間のRCIM Iボードの回路側です。それらの機能は次のようになります：

LED	番号	機能
赤	DS1	リセット後にONの場合、RCIMモジュールは起動リセットに失敗したことを表す
黄	DS2	ONの場合、ケーブルロックが接続されていないことを表す
緑	DS3	ONの場合、活動中を表す
緑	DS4	ONの場合、RCIMに電源が充てがわれている事を表す

出力ケーブル・コネクタ(P2)

出力ケーブル・コネクタは、RCIM IがマスタまたはRCIMチェーン間のスレーブのどちらかの場合に使用されます(RCIMモードの説明については2-18ページを参照)。出力ケーブル・コネクタに取り付けられたケーブルは同期ケーブル(P/N: 6010178-109)と呼ばれます。出力ケーブル・コネクタに関するピン配列は図2-9に示します。

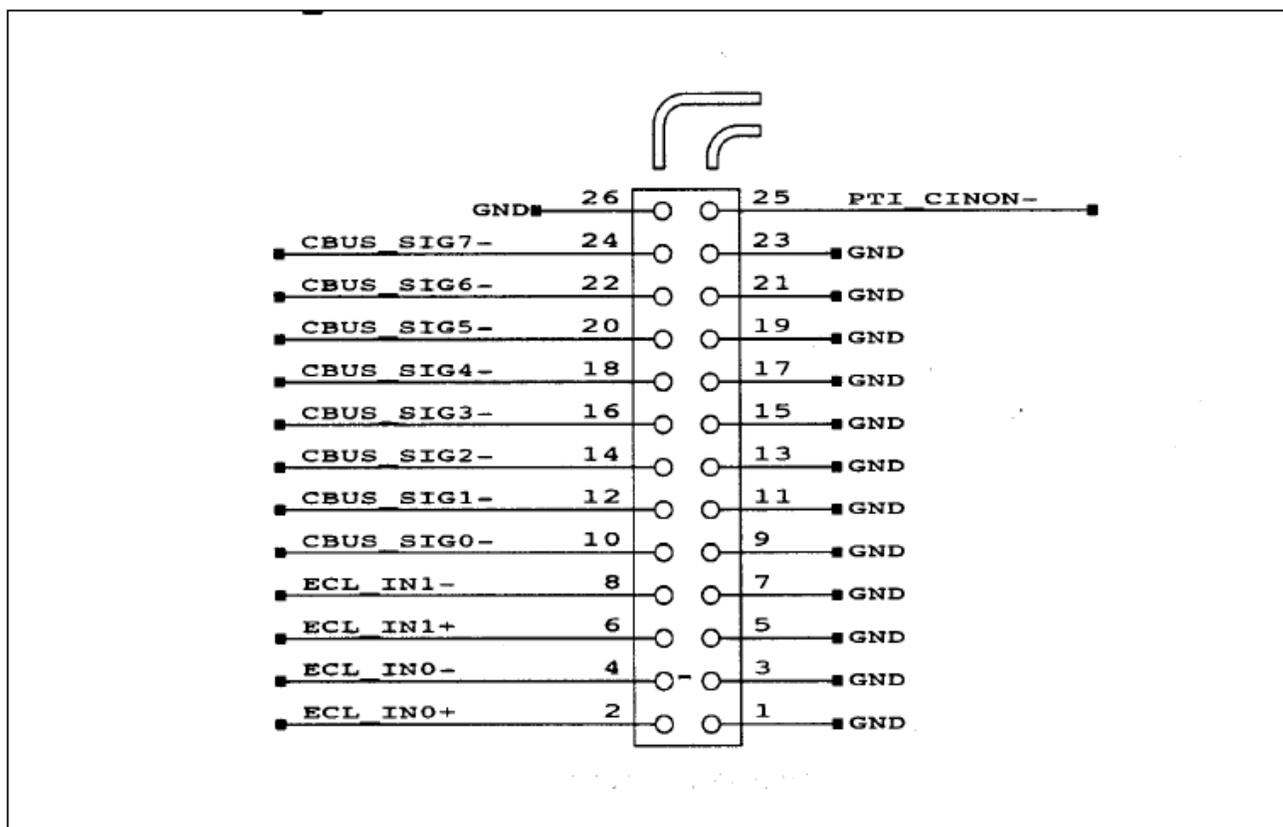
図2-9 RCIM I出力ケーブル・コネクタ(P2)のピン配列



入力ケーブル・コネクタ(P3)

入力ケーブル・コネクタは、RCIM Iがスレーブ・モードの場合に使用されます(RCIMモードの説明については2-18ページを参照)。入力ケーブル・コネクタに取り付けられたケーブルは同期ケーブル(P/N: 6010178-109)と呼ばれます。入力ケーブル・コネクタに関するピン配列は図2-10に示します。

図2-10 RCIM I入力ケーブル・コネクタ(P3)のピン配列



外部割込みコネクタ(P4)

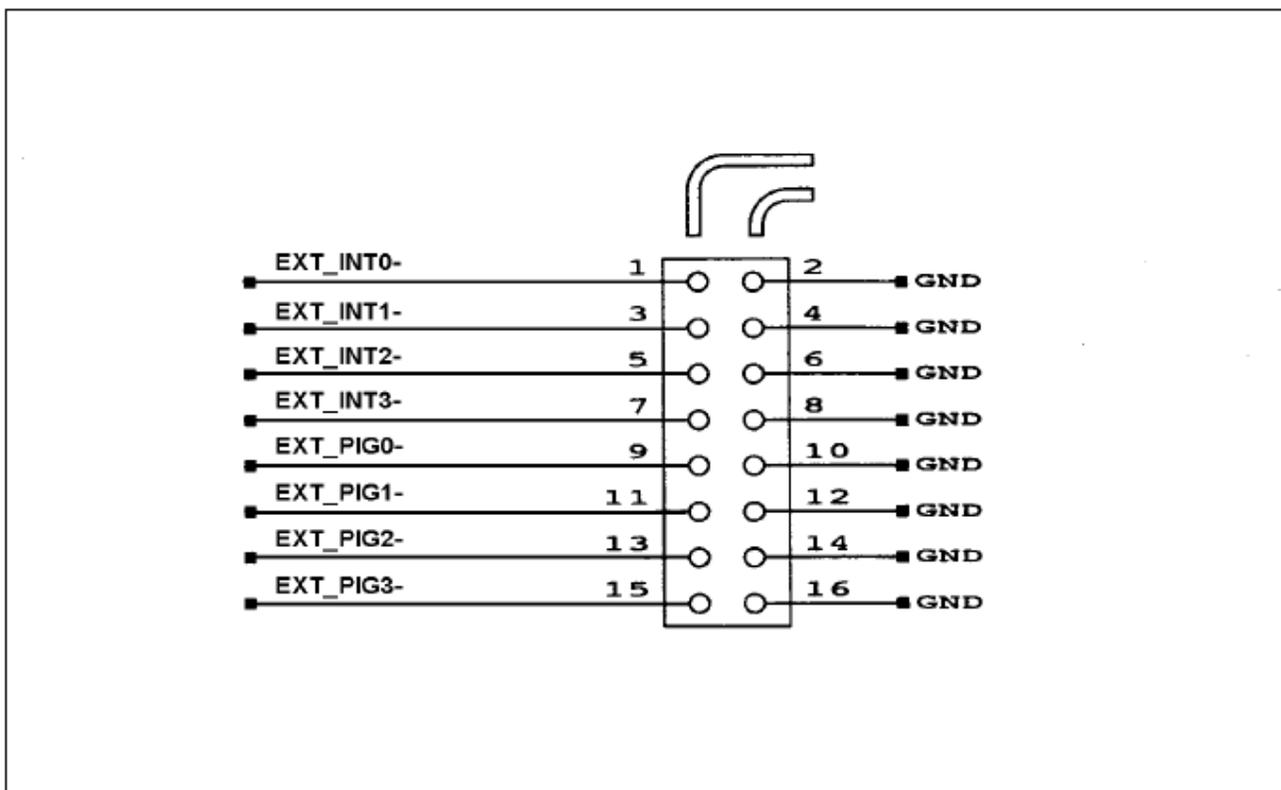
RCIM Iの外部割込みコネクタは、4個の出力と4個の入力を提供します。

外部出力は機器に取り付けてRCIMによる制御を可能にします。出力を駆動するためにプログラム可能な割り込みジェネレータ(PIG)、リアルタイム・クロック・タイマー(RTC)、エッジ・トリガ割込み(ETI)、分配割込み(DI)のどれでも選択が可能なマルチプレクサによって出力が駆動されます。選択は一連の構成レジスタにより制御されます。

外部出力割込みとプログラム可能な割込みの利用に関する情報については3章を参照してください。

外部割込みコネクタのピン配列を図2-11に示します。

図2-11 RCIM I外部割込みコネクタ(P4)のピン配列



デバッグ可視化コネクタ(P5)

デバッグ可視化コネクタはConcurrent Computer Corporationの製造現場の使用を対象とし、その環境外で使用することはありません。

インシステム・プログラミング・インターフェース・コネクタ(P6)

インシステム・プログラミング(In-System Programming: ISP)インターフェース・コネクタはConcurrent Computer Corporationの製造現場の使用を対象とし、その環境外で使用することはありません。

システムの確認

下の**lspci(8)**の出力は、RCIM Iに関するPCIクラス、ベンダ/デバイスIDを示します(0d:06.0(bus:slot.function)はシステムで異なります):

```
# lspci -v | grep -i rcim
0d:06.0 System peripheral: PLX Technology, Inc. RCIM Realtime
Clock and Interrupts Module old ID (rev 01)
# lspci -ns 0d:06.0
0d:06.0 Class 0880: 10b5:8845 (rev 01)
```

接続モード

各システムのRCIMボードが互いにチェーン接続されている場合、割込みを接続された全てのRCIMへ、RCIMから対応する全てのホスト・システムへ一斉に分配させる事が可能です。

NOTE

チェーン内の全てのRCIMは同じモデルである必要があります(例えば、全てRCIM II)。

ご使用のシステムがRCIMチェーンの一部とする場合、RCIMをインストールする前に望む接続モードを決定することが最適です(RCIMをインストールする前にケーブルをケーブル・コネクタへ接続するのは簡単なことです)。

RCIMチェーンを再構成するには、システムの電源をOFFにしてケーブルを移動した後に再起動する必要があることに注意してください。ドライバーはブート時にマスターRCIMであるかどうかを判断し、ケーブル・クロックを制御するためにマスター・システムを構成して有効化します。システムを再起動せずにケーブルを入れ替えるとケーブル・クロックに関連する問題が発生します。

RCIMは次のモードのいずれかで接続する事が可能です：

Isolated mode	他のRCIMとの接続なし
Master mode	このRCIMはRCIMチェーンの先頭にある。このRCIMに挿入するケーブル接続はなく出て行くケーブル接続のみ。RCIMマスターはクロックを制御するのでその中で一つのみ(説明については3章を参照)。
Pass-through Slave mode	このRCIMは他の2つのRCIMと接続されている。チェーン内の前方のRCIMから来ている入力ケーブル接続、およびチェーン内の次のRCIMに向かう出力ケーブル接続がある。
Final Slave mode	このRCIMは他の1つのRCIMと接続されている。最後のスレーブRCIMに挿入する入力ケーブル接続はあるが、外に出る出力ケーブル接続はなし。

RCIMの開梱

輸送箱から機材を開梱する時、梱包リストを見て全ての品目があることを確認してください。機材を保管および再送用に梱包材は保存しておいて下さい。

NOTE

梱包箱が受け取り時に損傷している場合、機材を開梱および検品している間は運送業者に居合わせるよう要求してください。

取り付け

通常、このカードの取り付けや設定はConcurrent Computer Corporationで行われます。この情報は次の製造現場でRCIMをシステムに追加するようなケースのために提供します。

RCIMを上手に導入するため、RCIMを外部割込みの受け取りもしくは配信のどちらで使用し、どのモード(Isolated, Master, Pass-through Slave, Final slave)でRCIMが実行されるのかを知る必要があります。詳細については「接続モード」項を参照してください。

CAUTION

静電放電は回路を損傷する可能性がありますので集積回路の場所を触れる事は差し控えてください。

Concurrent Computer Corporationは、システムの導入またはアップグレード時に帯電防止リスト・ストラップや導電性フォーム・パッドの利用を強く推奨します。ディスク・ドライブ、コンピュータ・ボード、メモリ・モジュールのような電子部品は静電放電(ESD: Electrostatic Discharge)に対して極めて敏感である可能性があります。システムまたは保護用カバーからボードを取り外した後、接地された静電気がない面の平らな所に部品側を上にして置いて下さい。どのような表面上でもボードをスライドしないで下さい。

ESD装置が利用できない場合、システム筐体の塗装されていない金属部分に取り付けた(電気店で入手可能な)帯電防止ストラップを身に着けることによりESDに起因する損傷を回避する事が可能です。

システムにRCIMを導入するには以下の手順を利用してください：

1. システムの電源がOFFであることを確認してください。
2. システムから電源ケーブルを外してください。
3. システムのケースを開けてRCIMを実装したいPCIeスロット(RCIM III)もしくはPCIスロット(RCIM IIまたはRCIM I)を特定してください。一般的に、存在するほかのデバイスが最小もしくは競合しない、かつ可能であればIRQ優先度が最高のスロットにRCIMを設定するのが最善です。スロット構成のガイドラインについては「*iHawk Optimization Guide*」(出版番号0898011)を参照してください。
4. RCIMを要望するスロットへ組込み、ケースが提供する仕組みを使ってカードをスロットに固定してください。
5. もしRCIMチェーンの一部とする場合、必要に応じたケーブルを取り付けてください。このシステムの接続モードに基づくケーブルを接続する方法を確認するには「接続モード」項を参照してください。
6. もしオプションのGPSモジュールを搭載するRCIMボードを組み込む場合、GPSアンテナのリードを取り付けてアンテナを組み込んでください。アンテナは屋上または空地内に取り付ける必要があります。アンテナに関する詳細については「コネクタとLED」項を参照してください。
7. カバーを元に戻します。
8. システムに電源ケーブルを取り付けます。
9. 電源を入れてシステムをブートします。

構成

カーネル構成

下のRedHawk Linuxカーネル・パラメータはRCIMに関連しています。全てがカーネル構成GUIの「Character Devices」選択項目を通して利用可能であり、全てのプレビルトRedHawk Linuxカーネルでデフォルトで有効となっています。

RCIM	本パラメータはRCIMドライバをカーネル内に設定します。望むのであれば、これはモジュールとして構成することが可能です。
MULTI_RCIM	コンパイルしてカーネルに組み込まれるRCIMドライバをマルチ・ボードもしくはシングル・ボードに切り替えます。マルチ・ボード・ドライバがデフォルトで使用されます。
RCIM_MASTERCLOCK	本パラメータはRCIMをシステム・クロックの監視や調整を行うマスター・クロックとして使用することを有効にし、結果、システムの時間管理が更に正確になります。
RCIM_PPS	本パラメータはRCIMティックとPOSIX時刻のレジスタをオプションのGPS受信機のパルス/秒サポートに統一します。これはGPSシステムで定義された公式な原始時間に更に厳密に調整された時間を提供します。本オプションはRCIMがGPS機能を持っていない場合は効果がありません。
RCIM_IRQ_EXTENSIONS	本パラメータは他のドライバが自分自身の割込みルーチンをRCIMドライバに加える事を可能にします。Frequency-Based Scheduler (FBS)はこのサポートを必要とします。

カーネル調整パラメータの変更やカーネルの構築に関する詳細については、「RedHawk Linux User's Guide」(出版番号0898004)を参照してください。

ドライバ構成

本項ではRCIMボードの構成に関する2つの方法(動的：/procファイルへ文字列を書き込む、静的：ブート時またはモジュールをロードする時のオプション)について説明します。シングル・ボードRCIMドライバは静的と動的をサポートしますが、マルチ・ボード・ドライバは動的な方法のみをサポートします。

静的構成

システムでシングル・ボードRCIMドライバを初期化する時、構成オプション用の単一調整パラメータ(`rcim=RCIMoptions`)の値を調べます。静的にリンクされたRCIMドライバについては、この調整パラメータはGRUBブート・ローダー・コマンド行で指定することが可能です。モジュール形式のRCIMについては、この調整パラメータは`insmod(8)`コマンド行で指定する、またはスタートアップ・スクリプト`/etc/init.d/rcim`内の`modprobe(8)`呼び出しが求める`modprobe.conf(5)`にセットする事も可能です。

次の機能は`rcim`調整パラメータで定義されます：

- 様々な割込みをトリガーとする方法：立上り/立下りエッジ、High/Lowレベル
- 割込み、出力ライン、分配割込みライン間の関連性
- マスターRCIMがあるRCIMチェーン内のシステムの名称
- ティック・クロックをローカルで実行する、またはチェーン内のマスターRCIMシステムのクロックで同期させるかどうか
- RCIMをマスター・クロックとして登録するかどうか

rcim調整パラメータはオプションのカンマ区切りリストを受け付けます。例：

```
rcim='host/server1.ccur.com, etil1/rising, di3/high, rtc3|di6'
```

このRCIMスレーブ・システムに関する例では、RCIMマスターのシステム名はserver1.ccur.com、エッジ・トリガ割込み(eti) #1は立上りエッジで始動、分配割込み(di) #3はHigh値で始動、分配割込みライン(di) #6はリアルタイム・クロック・タイマー(rtc) #3で駆動されるよう構成されます。

sync/nosyncオプションはRCIMチェーン全体のクロック同期に影響します。「sync」はマスターRCIMのローカル・クロックで駆動されたケーブル・クロックをRCIMが使うことを指定します。これが規定値となります。「nosync」はRCIMが自身のローカル・クロックを使う事を指定します。

clock/noclockオプションはシステムのクロックソースとして登録するかどうかを定義します。規定値は「clock」です。一旦RCIMがクロックソースとして登録されると「未登録」にすることは出来ないことに注意してください。また、RCIMがモジュールとして構成され、かつクロックソースとして登録された場合、モジュールはロックされます(「rmmod rcim」は失敗します)

必要であれば、RCIM IIIとRCIM IIのシステム、RTC/ティック/POSIXの各クロックへのタイミング・ソースはここに構成することが可能です。例えば、

```
rcim=nosync/r,sync/tp
```

は、RTC(r)に対してはローカル・クロック、ティック(t)とPOSIX(p)の各クロックに対してはケーブル・クロックを選んでいきます。syncおよびnosyncに対して指定子が提供されない場合、3つのクロック全てが有効なオプションに従って設定されます。

動的構成

/proc/driver/rcimN/config(Nはゼロから始まるRCIMカードの番号)へ設定用文字列(調整可能なrcimで使用される書式)を書くために**echo(1)**を使って構成を動的に変更する事が可能です。例：

```
echo etil1/f > /proc/driver/rcim0/config
```

は、eti#1を立下りエッジで検知するように変更します。引用符は垂直バーを含む構成要求を囲むために使用する必要があります。例：

```
echo "rtc0|di1" > /proc/driver/rcim2/config
```

この方法で行われた構成変更はシステムが再起動された場合は保持されません。これらの変更を行うにはファイルの書込み権限を必要としRCIMが使用中ではない時のみ行う必要があります。

デフォルトの構成や各割込みのタイプの選択に関する詳細な情報については、3章または**rcim(4)**のmanページを参照してください。

一般論

RCIMシステムを構成する際は、以下に留意してください：

- RCIMチェーンに関して、マスター内で増加し続けるクロック・シグナルは全てのスレーブにブロードキャストされるため、全てのスレーブRCIMのティック・クロックおよびPOSIXクロックはマスターで同期されます。一旦、全てのRCIMのクロックが最初に同期されると同期されたままとなります。

ティック・クロックを同期するには、全てのシステム間で動作しているTCP/IP接続が必要となります。更に各スレーブRCIMのホスト名の構成にマスターRCIMを設定する必要があり、各スレーブはブート時に一度initスクリプトで**rcim_clocksync**を実行する設定する必要があります。これはアプリケーションが同期用にティック・クロックを使う場合のみ必要と鳴ります。

ntpはPOSIXクロックを同期するために使用されますが、RCIM IIIに関してはより優れたメカニズム**rcimdate(8)**があります。RCIM-IIIマスターは1秒毎に1回自身のPOSIXクロックをRCIMのケーブルにブロードキャストします(**rcimdate**はスレーブのPOSIXクロックを正確にマスターに一致させるためにこれを利用)。これは**ntp**よりもいくつもの優位性を持っています(システム間のTCP/IP接続を必要としない、同期化がより高速、同期化が非常に正確)。

- 割り込み(ローカルで動作またはRCIMチェーン全体に配信)は各システムで構成された値に従い処理されます。もし設定された規定値とは異なる方法で機能させたい場合、必要な構成オプションを指定する必要があります。
- RCIMチェーンのシステム全体に割り込みを分配する場合、全てのシステムが分配割り込みラインに対して対応する構成を行う必要があります。

MSI割り込み構成

RCIM IIIの最新バージョン(リビジョン9以上)はMSI (Message Signaled Interrupts)をサポートします。デフォルトで、RCIMのカーネル・ドライバはPCI INTA割り込みの代わりにMSI割り込みを使用するために可能な時にハードウェアを初期化します。MSI割り込みを使用することにより、RCIM IIIは特有の非共有割り込み有する事が保証され、従って更に信頼のある割り込み応答時間を提供します。

RCIMドライバは前述の**rcim=**構成オプションとは関係のない**rcim.noms=1**オプションを持っています。全てのドライバのバージョンがこのオプションを持っています。指定した場合、MSI機能はそれをサポートする全てのRCIMボードが無効となります。ボードのMSI無効の有無を選ぶためのメカニズムはありません。本オプションが指定された場合、RCIMドライバはPCI INTA割り込み方式の使用に戻ります。性能上の理由により、本オプションはMSI割り込みの問題が発生する場合にのみ使用する必要があります。

静的にリンクされたRCIMドライバについては、この調整はGRUBブート・ローダのコマンド行(**rcim.noms=1**)で指定することが可能です。モジュール形式のRCIMについては、この調整は「**options rcim.noms=1**」として**/etc/modprobe.conf**に設定する事が可能です。

本オプションはRCIM IIまたはRCIM Iのシステムには効果がありません。

GPSサポートのためのntp構成

お手持ちのシステムがオプションのGPSモジュールを搭載している場合、**ntp**をインストールし、GPS時刻にRCIMのPOSIXクロックを同期させるためにGPS受信機を使用する構成にする必要があります。それらの手順は次のとおり：

1. 最新のntpdのrpmがシステムにインストールされている事を確認してください：

```
# rpm -qi ccur-ntp-4.2.2p1-7*
```

* 可能なアップデート(.1, .2等)とアーキテクチャーのタイプ(i386またはx86_64)を含む。

インストールされていない場合、RedHawkのインストール・メディアからこのrpmをインストールするための説明書「*RedHawk Linux Release Notes*」(出版番号0898003)を参照してください。

2. rpmに含まれる/etc/ntp.confファイルは、GPSを使用するために必要となる次の行を含んでいます。

```
server 127.127.8.0 mode 138 prefer #PARSE TSIP (10)+ PPS(128)
fudge 127.127.8.0 flag3 1 #enable PPS signal
```

次の3行は時間同期のために起動時に無作為に選択される世界中のサーバーのグループを定義しています。本機能はGPSのバックアップとしてデフォルトのNTP構成とサーバーの機能を果たします。良い結果を得るためにこれらのエントリの「pool」の前にローカル・カントリ・コードを含めることが可能です(例：0.us.pool.ntp.org)。詳細についてはwww.pool.ntp.orgを参照してください。

```
server 0.pool.ntp.org
server 1.pool.ntp.org
server 2.pool.ntp.org
```

「logfile」から始まるコメント・アウト・エントリのブロックはログ統計用で使用されるファイルを設定するために使用されます。それらを有効にする場合はエントリをコメント解除して下さい。

ログ・ファイルに加え、**ntpq(1)**と**ntpd(1)**はNTP監視用に使われます。NTPに関する詳細については、**ntpd(1)**のmanページおよびwww.ntp.orgを参照してください。

システム起動時、一旦全てのデータをGPS衛星から受信すると正確な時刻維持が有効となります。

ntp/GPS動作の確認

いつGPSが正確な時間を生成しているかを確認するには、以下に示すような**ntpq(1)**のピア・リストを利用します。この例ではコマンド行オプションを利用していますが、**ntpq**は対話形式でも実行する事が可能です。詳細な情報についてはmanページを参照して下さい。

```
# /usr/sbin/ntpq -np
remote          refid          st t  when poll reach delay  offset  jitter
=====
xns2.medbanner.c 192.43.244.18 2 u  33  64  377  72.443 -2.897  11.235
+Toshi.Keneli.Or .Gps.         1 U  43  64  377  27.915  0.938  2.075
```

```
-216.56.81.86      193.131.101.50  3 u  33   64   377   49.388  -0.579   2.710
+new.localdomain  .GPS.           1 u  42   64   377   0.182   0.010   0.020
*GENERIC(0)       .GPS.           0 1  46   64   377   0.000   0.000   0.001
```

この出力はシステム・クロックと他のクロック・ソースとの比較を示しています。これはGPS受信機と他の時間サーバーを含んでいます。

remoteと表示されている列は時間サーバーのホスト名称です。システムnew.localdomainはローカル・ネットワークの時間サーバー、GENERIC(0)はRCIMに搭載されたGPSです。他の行はpool.ntp.orgに割り当てられた時間サーバーです。最初の列は同期用に選択されているサーバーを表します。GENERIC(0)の前の「*」はRCIM GPS受信機がシステム・ピアとして使用されていることを表します。

delay, offset, jitterの列は全てミリ秒の時間です。offsetはローカル・システムの時刻と時刻ソースとの差分になります。このケースにおいてはマイクロ秒の精度でGPS受信機に同期しています。

delay領域はリモート・サーバーの時間をやり取りするために測定されたネットワーク遅延です。

jitterは同じソースからのオフセット値間の差分を測定します。

refidはリモート・システムがどこでその時間を取得したかを表します。

st列は階層番号です。階層ゼロのシステムは信頼できるソースに直接接続する必要があります。

poll列はどれくらいの頻度でこのサーバーにポーリングしているかを表します。when列は最後にポーリングしてからの秒単位の時間です。

reach列は直近のポーリングが成功した場合に示す8進数によるビットマップです。この値377は最後の8回のポーリングが成功した事を表します。

他のインジケータはntpq clockvarコマンドで次のようになります：

```
# /usr/sbin/ntpq
ntpq> clockvar
assID=0 status=0003 clk_okay, last_clk_fault,
device="Trimble GPS (TSIP) receiver", timecode="¥x10¥xff¥x02¥x10",
poll=52, noreply=0, badformat=0, baddata=0, fudgetime1=20.000,
stratum=0, refid=GPS, flags=4,
refclock_ppstime="c66be732.00000000 Tue, Jun 28 2005 15:11:46.000",
refclock_time="c66be734.03ffffff Tue, Jun 28 2005 15:11:48.015",
refclock_status="TIME CODE; PPS; POSITION; (LEAP INDICATION; PPS SIGNAL; POSITION)",
refclock_format="Trimble TSIP",
refclock_states="*NOMINAL: 00:54:26 (98.04%); NO RESPONSE: 00:00:02 (0.06%); FAULT:
00:01:03 (1.89%); running time: 00:55:31",
trimble_tracking_status[08]="ch=4, acq=ACQ, eph=19, signal_level= 6.40, elevation= 9.12,
azimuth= 34.35, collecting data",
trimble_satview="mode: 2D-AUTO, PDOP 8.96, HDOP 8.91, VDOP 1.00, TDOP 2.90, 3 satellites
in view: 18, 26, 29",
trimble_tracking_status[10]="ch=0, acq=ACQ, eph=3, signal_level= 2.60, elevation= 18.18,
azimuth= 86.56, collecting data",
trimble_tracking_status[18]="ch=1, acq=ACQ, eph=19, signal_level= 5.20, elevation= 39.47,
azimuth= 289.19, collecting data",
trimble_tracking_status[26]="ch=2, acq=ACQ, eph=19, signal_level= 15.40, elevation= 69.34,
```

```
azimuth= 49.55, collecting data",
trimble_tracking_status[29]="ch=3, acq=ACQ, eph=19, signal_level= 15.80, elevation= 52.49,
azimuth= 48.45, collecting data",
trimble_receiver_health="doing position fixes, Battery backup failed",
trimble_status="machine id 0x5a, Battery Powered Time Clock Fault, Superpackets supported",
gps_position_ext(XYZ)="x= 1445085.4m, y= -4476862.4m, z= 4277122.9m",
gps_position_ext(LLA)="lat 42.379423 N, lon 71.531318 W, alt 88.35m",
trimble_tracking_status[15]="ch=7, acq=ACQ, eph=3, signal_level= 3.00, elevation= 28.28,
azimuth= 311.83, collecting data",
trimble_tracking_status[09]="ch=4, acq=ACQ, eph=3, signal_level= 1.60, elevation= 23.21,
azimuth= 163.20, collecting data"
ntpq>
```

この例のrefclock_statesメッセージはGPSの時間の98.04%は有用なデータを受信している事を表します。高いNOMINALの数字はとても正確である事を表します。

追加情報はこの出力の多くの他のメッセージで提供されます。詳細についてはntpq(1)を参照して下さい。

本章ではRCIMが提供するクロックと割込みの機能および各々のユーザー・インターフェースについて説明します。

概要

Real-Time Clock and Interrupt Module (RCIM)は2つの非割込みクロックを提供します。そのクロックの1つはシステム全体に共通のタイム・スタンプを提供するためにRCIMチェーンの全てのRCIMを同期させることが可能です。もう一方のクロックはPOSIX 1003.1に準拠しており、RCIMチェーン全体で同期はされませんが、RCIMボードの他のクロックと揃ってインクリメントし特定の時間にセットする事が可能です。

クロックに加え、シグナル処理(割込み)の操作に関する以下の方式が利用可能です：

- エッジ・トリガ割込み Edge-Triggered Interrupt (ETI)
- リアルタイム・クロック Real-Time Clock (RTC)
- 外部出力割込み External Output Interrupt
- プログラマブル割込み発生器 Programmable Interrupt Generator (PIG)
- 分配割込み Distributed Interrupt (DI)

これらの割込みはRCIMシステム上でローカルに機能する、またはRCIMチェーン内の全てのRCIMシステムに分配させる事が可能です。**open(2)**, **close(2)**, **ioctl(2)**システム・コールは割込みを操作するために使用されます。各々のデバイス・ファイルはそれぞれの割込みに関連付けられています。

クロックと割込みについては本章内で説明します。

クロック

RCIMは2つの非割込みクロックを提供しますが、それは次の項で全て説明します。

tick	共通の400nsクロック・シグナルの各ティックで1ずつ増加する64bitの非割込みクロック。共通のタイム・スタンプを提供するため、このクロックはゼロにリセットされRCIMチェーン全体で同期させることが可能です。
POSIX	POSIX 1003.1形式にエンコードされた64bitの非割込みクロック。上位32bitは秒を含み下位32bitはナノ秒を含んでいます。このクロックは共通のクロック・シグナルの各ティックでインクリメントされます。これは主に高分解能ローカル・クロックとして使用されます。GPSを搭載するボードのGPS標準時間にシステム・クロックを同期するために構成することが可能です。

RCIMチェーン内の全てのRCIMの全てのクロックは、マスターRCIMから発する共通のクロック・シグナルで全て駆動するため一斉にインクリメントされます。

ティック・クロック

ティック・クロックは共通のクロック・シグナルの各ティックで1ずつインクリメントする64bitの非割込みカウンタです。特定の時間に設定は出来ませんが、増加させるまたはゼロに設定する事は可能です。従って、ティック・クロックは正確な日時が必要となる場合に現在の日時に近づけるために動的に調整する事ができません。RCIM Iシステムでは、システム・クロックはティック・クロックに頻繁に同期します。

RCIMボードがRCIMチェーンの一部である場合、全てのスレーブRCIMのティック・クロックはマスターRCIMにあるティック・クロックでインクリメントやクリアが行われると何でも同期してインクリメントおよびクリアされます。

デバイス・ファイル/`dev/rcim/N/sclk` (N はゼロから始まるRCIMカードの番号)がプログラムのアドレス空間にマッピングされている場合は、ティック・クロックはダイレクト・アクセスを使いマスターまたはスレーブのどちらのシステムでも読む事が可能です。詳細については後述の「クロックへの直接アクセス」項を参照して下さい。

デフォルトで、ティック・クロックの初期化(ゼロ化)およびRCIMチェーンのほかのティック・クロックとの同期はRCIMマスターのブート時にいつでも自動で行われます。ティック・クロックの初期化と同期化は`rcim_clocksync(1)`コマンドを使って達成します。詳細については後述の「ティック・クロックの同期化」項および「`rcim_clocksync`ユーティリティ」項を参照して下さい。

POSIXクロック

POSIXクロックはPOSIX 1003.1形式にエンコードされた64bitの非割込みカウンタです。上位32bitは秒を含み下位32bitはナノ秒を含みます。本クロックは共通のクロック・シグナルの各ティックでインクリメントされます。RCIM IIIおよびRCIM IIのシステムにおいて、システム・クロックはPOSIXクロックに同期されます。

RCIM IIおよびIIIにおいて、(例えば`clock_settime(2)`を使った)システム・クロックの設定はシステム・クロックとRCIM POSIXクロックの両方を新しい時刻に設定します。加えて、POSIXクロックは`mmap`によりマッピングし、アプリケーションで他のRCIMのレジスタのように読む事が可能です。しかしながら`mmap`方式を介したRCIM POSIXクロックの変更は、システムがRCIM POSIXクロックに同期している間は推奨しません。

POSIXクロックは希望する時刻を取り込むことが可能ですが、取り込んだ値はRCIMチェーンの他のクロックに同期しません。そのホストに取り付けられたRCIMおよびPOSIXクロックだけを更新します。POSIXクロックのアクセスに関する詳細については後述の「クロックへの直接アクセス」項を参照して下さい。

RCIM IとIIは全てのボードのPOSIXクロックを一致した値に設定するためのハードウェアのサポートはありませんが、RCIMボード・チェーンの操作を停止し、各々のシステムで一時停止している間に`rcim_clocksync(1)`コマンドを使ってPOSIXクロック値を同期した後にRCIMボード・チェーンを再開する事が可能です。取り扱い説明については本章で後述する「POSIXクロックの同期化」項を参照して下さい。RCIM IIIについては、マスターにPOSIXクロックを同期させるために各スレーブにて`rcimdate`を実行する事が可能です。TCP/IP接続または他のソフトウェアは必要ありません。`rcimdate`はRCIMマスターより1秒毎に1回RCIMケーブルに送信されるPOSIXのタイム・スタンプを利用します。

GPSモジュールを持つRCIMシステムおよびNTPの実行については、GPS受信機がGPS時刻に所属するRCIM上のPOSIXクロックを同期するために使用されます。

詳細については「システム時計管理のためのGPSの利用」項を参照して下さい。通常、マスターRCIMだけがGPSを必要とし、スレーブはマスターにPOSIXクロックを同期させるために利用可能なソフトウェアの手法のいずれかを使用します。

クロックへの直接アクセス

デバイス・ファイル`/dev/rcimN/sclk` (N はゼロから始まるRCIMカード番号)は`mmap(2)`を使って直接RCIMクロックにアクセスするために使用することが可能です。`mmap`で返されたアドレスから、以下のオフセットをクロック領域にアクセスするために使用します。

0x0	ティック・クロックの上位32bit
0x8	ティック・クロックの下位32bit
0x10	ステータスと制御(変更不可)
0x100	POSIXクロック(秒)
0x108	POSIXクロック(ナノ秒)
0x110	ステータスと制御(変更不可)

これらのオフセットはヘッダー・ファイル`/usr/include/linux/rcim.h`内に(RCIM_SYNCLOCK_で始まる名称で)定義されています。

POSIXクロックの値を設定するには、`rcim_clocksync(1)`ユーティリティを「update」コマンドを使い対話モードで使用することが可能です。

クロックの同期化

本項はRCIM上のクロックに同期するために使用されるテクニックとツールについて説明します。

`rcim_clocksync`ユーティリティ

`rcim_clocksync(1)`ユーティリティは、システム全体に共通のタイム・スタンプを提供するため、接続された全てのRCIMのティック・クロックをゼロにリセットするために使用することが可能です。この同期化の操作はRCIMマスター・システムのブート時に自動的に行われます。スレーブ・システムが利用可能になった時、RCIMチェーン全体のティック・クロックを同期するために本コマンドの再発行が必要となりますが、これは自動化することが可能です(後述の「自動同期化」項を参照)。`rcim_clocksync`は接続された全てのRCIM上のPOSIXクロックを同期するために使用することも可能です。その手順については「POSIXクロックの同期化」項で説明します。

システム・クロックはRCIMに同期するので`rcim_clocksync`がシステム起動時以外で実行される場合、多くの影響があるため慎重に使用する必要があることに注意してください。RCIM IIIおよびRCIM IIでは、マスターとスレーブのシステム・クロックはPOSIXクロックに同期し、RCIM Iでは、システム・クロックはティック・クロックに同期します。システム・クロックの進行が停止した場合、これらのクロックを使用している時間ベースの機能は停止します。

同期化は常にRCIMマスターまたは独立システムでは成功し、RCIMスレーブのシステムで同期化が成功しなかった場合にエラーが返されます。

RCIMマスターのシステムでオプション無しで`rcim_clocksync`を指定するとRCIMチェーン内の全てのティック・クロックが同期します。

rcim_clocksyncは次のオプションを受け取ります：

- i** 対話モード(以下参照)
- m** RCIMマスターを指し示す構成されたホスト名称を出力(2章の「構成」を参照)
- s** RCIMの接続状態を出力
- devname** 必要とするRCIMボードのデバイス名称。ブート時に見つけた最初のRCIMボードはデフォルトで/dev/rcim0/rcim。 /dev/rcim1/rcim, /dev/rcim2/rcim,,,はブート時に見つけた2番目,3番目,,,のRCIMボードを指すためにこのツールで使用されます。

対話モードが呼び出された場合、下の例に似た表示を構成およびステータス、同様にコマンドの使用法を2秒毎に更新して提供します。これらの項目について以下説明します。

```

RCIM is isolated          RCIM version: 1
Configured RCIM master hostname is Not_Configured

Clock status and values ...
cable signal             : ENABLED
tick timer               : CABLE_ENABLE LOCAL_ENABLE
posix clock              : CABLE_ENABLE LOCAL_ENABLE
tick timer               : 10.3361 seconds ( 25840213 ticks)
posix clock              : 18665.4696 seconds

operations are:
s - synchronize clocks
0[tp] - stop clock ([t]ick/[p]osix)
1[tp] - start clock ([t]ick/[p]osix)
w[tp] - update clock value ([t]ick/[p]osix)
i[tp] - isolate clock ([t]ick/[p]osix)
c[tp] - connect clock ([t]ick/[p]osix)
d - disable cable clock signal
e - enable cable clock signal
q - quit

enter operation:

```

RCIM is このシステムのRCIMのモード : master, pass-through, slave, final slave, isolated

RCIM version RCIMのバージョン番号

Configured RCIM master hostname is RCIMマスターのホスト名称。これは構成オプションhostを使って構成される必要があります(2章の「構成」を参照)。

cable signal 以下のいずれか：
 ENABLED/DISABLED - RCIMマスターにおいては、ケーブル・クロック・シグナルをスレーブに伝達しているかどうかを示す。RCIMスレーブにおいては、クロックがRCIMマスターにより駆動されているまたは(同期化なしで)ローカルで時間を刻んでいるかどうかを示す。
 CLOCK_MISSING - エラー状況を示しているケーブル・クロック・シグナルがスレーブに正しく伝達されていない。
 CLOCK_STOPPED - エラー状況を示しているケーブル・クロック・シグナルは停止された。

Status:	以下のいずれか:
tick timer	
posix clock	CABLE_SYNC - 利用可能である場合にRCIMスレーブ・クロックがRCIMマスター・ケーブル・クロック・シグナルで駆動されていることを示す。
	CABLE_ENABLE - RCIMマスターが同期化を行った時にRCIMクロックをリセットした事を示す。
	LOCAL_ENABLE - クロックが有効化されたことを示す。
	NO_RESET_WHEN_DISABLED - 無効化したときにクロックがリセットされない事を示す。
Values:	各クロックにおける現在のクロック値
tick timer	
posix clock	
operations are:	この部分是对話モードの使用法に関する情報。enter operation:プロンプトにて、その操作について記載された役割を達成するためにいずれかの操作コードを提供します。前述のとおり、一部の操作は操作するクロック(ティック・クロックはt、POSIXクロックはp)の指定を必要とします。

ティック・クロックの同期化

RCIMマスター・システムが起動する時、**rcim_clocksync**が実行され、RCIMチェーン内の全てのティック・クロックをゼロにリセットします。

マスターが起動した後にRCIMスレーブ・システムが起動した時、自動によるクロック同期化が構成されていない限り、RCIMチェーン内のシステムのティック・クロックは同期されません(後述の「自動同期化」項を参照)。マスターRCIMシステムで**rcim_clocksync**をオプション無しで呼び出すとRCIMチェーン内の全てのティック・クロックを同期させます。このユーティリティに関する詳細については「rcim_clocksyncユーティリティ」項および**rcim_clocksync(1)**のmanページを参照して下さい。

RCIMマスタークロックの留意事項

RCIM IIおよびIIIにおいて、RCIM POSIXクロックはシステムのマスタークロックです。これはシステム・クロックが頻繁にRCIMのPOSIXクロックを監視し一致させるために自身で調整する事を意味します。

RedHawkの以前のリリースでは、壊れたまたは停止したRCIMはシステムが混乱し頻繁に動かなくなっていました、これはもはや事実ではありません。現在のRedHawkのマスタークロック・コードは頻繁にRCIM POSIXクロックの正当性を検査し、問題が検出された場合はクロックの同期を停止します。これはRCIM POSIXクロックとシステム・クロックの2つのクロックが自由に実行している状態である事を意味します。RCIM POSIXクロックが再び有効になり次第クロックの同期化が再開されます。

同期化を再開させるため、RedHawkはシステム・クロックとRCIM POSIXクロックがインクリメントされている事、各クロックが正確な速度でインクリメントされている事、各クロックが互いに約2秒以内の値である事を検出する必要があります。この後者の状態は**clock_settime(3)**の実行により最も簡単に得られますが、**masterclock(5)**に記述されているようなほかの方法は、特定の状況においてはより適している可能性のある前者で利用可能です。

POSIXクロックの同期化

POSIXクロック・ティックは同期しますが、通常は同じクロック値を持たないので共通のタイム・スタンプとして使用するべきではありません。

必要であればこれらを一致させるためにRCIMチェーン内の他のPOSIXクロックに同期させることが可能です。RCIM IIIでは各スレーブで**rcimdate**を実行します(戻る時にスレーブのRCIM POSIXクロックがマスターに同期されます)。RCIM IおよびIIは以下に定義した**rcim_clocksync**の対話モードの手順を使用します。

この操作はRCIMティック・クロックも同期させることに注意してください。この手順を実行している間はシステム時刻は停止し、時間ベースの機能は影響を受ける事を認識してください。

1. RCIMスレーブ・システムの全てのPOSIXクロックが**cp**コマンドを使って接続されている状態を確保して下さい。
2. RCIMマスター・システムのケーブル・クロック・シグナルを(**d**コマンドを使って)無効にして下さい。全システムのPOSIXクロックが時間を刻むのを停止します。
3. 各システムのPOSIXクロックの時刻の値を(**wp**コマンドを使って)同じ値に更新して下さい。
4. RCIMマスター・システムのケーブル・クロック・シグナルを(**e**コマンドを使って)再度有効にして下さい。全てのクロックが時間を刻み始めます。

オプションのGPSモジュールを搭載するRCIMシステムでは、POSIXクロックを標準GPS時刻に同期させることが可能です。詳細は後述の「システム時計管理のためのGPSの利用」項を参照して下さい。

自動同期化

RCIM IIIにおいては、ブート時にスレーブのPOSIXクロックをマスターに自動的に同期させるよう各々のスレーブ・システムを構成させることが可能です。それを行うには、スレーブの**/etc/sysconfig/rcim**内のRCIMDATE=continuous行またはRCIMDATE=oneshot行のどちらかをコメント解除して下さい。その後、スレーブが起動するたびに**rcimdate**が1回または断続的に実行されます。それが1回実行された場合、その後スレーブのPOSIXクロックはマスター上の一部のアプリケーションが**clock_settime(3)**を実行するような時(通常は**ntp**または**ptpd**が行う)までマスターに一致します。**rcimdate**が連続モードで実行される場合、マスター上で生じた**clock_settime(3)**の数秒以内にスレーブは**clock_settime(3)**を実行します。

RCIMスレーブ・システム起動時にティック・クロックを自動的に同期するようにシステムを構成することも可能です。この機能はデフォルトでは無効であり、慎重に使用する必要があります。これはRCIMチェーン内のどのシステムが起動した時にも全システムのティック・クロックをゼロにリセットしてしまい、同期中のティック・クロックを使っているプロセスに好ましくない影響を与える可能性があります。

スレーブ・システム起動時のティック・クロックの自動同期化を設定するには、スレーブ・システムに空ファイル**/etc/sysconfig/rcim_clocksync**を生成します。これはスタートアップ・スクリプト**/etc/init.d/rcim_clocksync**、自身のRCIMボードのリセットの要求、(デフォルトで)スレーブRCIMボードのリセットをアクティブにします。これは**ssh(1)**を使うので、スレーブとマスター・システムの間で通信が行えるよう構成されている必要があります。

システム時計管理のためのGPSの利用

オプションのGPSモジュールが搭載されているRCIMシステムでは、標準GPS時刻にシステム時刻を同期させるためにPOSIXクロックを使用することが可能です。

NTPデーモンはタイム・サーバーとしてGPS受信機が利用され処理します。これをサポートするためにNTPを構成する方法についての詳細は、2章の「GPSサポートのためのntp構成」項を参照して下さい。

RedHawk Linuxは、GPS PPSにシステム時刻を同期するRFC-2783 Pulse Per Second (PPS)インターフェースを含んでいます。POSIXクロック・レジスタはGPS PPSシグナルのエッジを定期的に取り込みます。これは、システム時刻とGPS時刻との間の誤差を取り込むために割り込みが使用された場合に取込まれるジッターを回避します。

専用のシリアル・インターフェース(/dev/rcim_uart)はGPS受信機と通信するためにNTPに使用されます。このシンボリック・リンクはGPSを搭載する最後に見つかったRCIMを指し示します。他のRCIMが使用される場合、管理者はこの専用のデバイスを必要なRCIMの専用のuartデバイス・ファイル(例: /dev/rcim3/uart)にリンクする必要があります。

同様に、GPS PPSを受信するデバイスは/dev/refclock-0にリンクされている必要があります。このシンボリック・リンクもまたGPSを搭載する最後に見つかったRCIMにリンクします。それが必要とするGPSではない場合、管理者はこのシンボリック・リンクを(例えば) /dev/rcim3/gpsにリンクする必要があります。

ntpq(1)やntpd(1)のようなツールはNTPの動きを監視するために使用することが可能です。それ以外の補助機能として必要に応じて/etc/ntp.confへ加えることが可能な様々なログファイルを含みます。詳細についてはntpd(1)のmanページやwww.ntp.orgを参照して下さい。

割込み処理

以下の1つ以上のモジュールがRCIMの割込み処理のために使用されます：

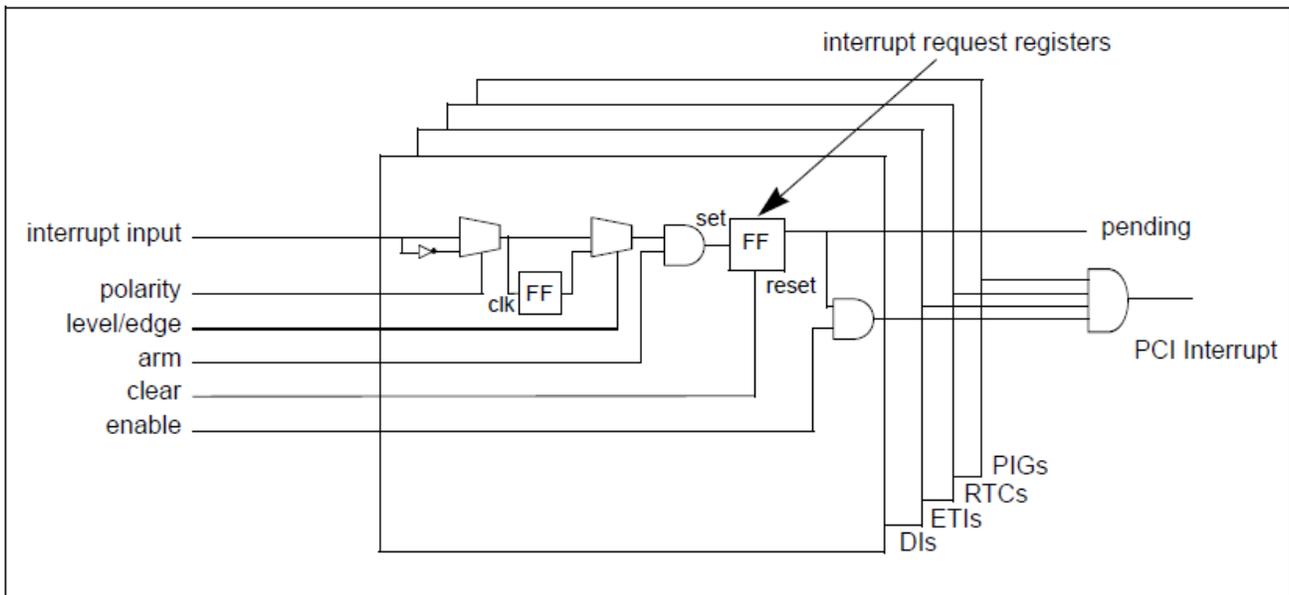
- **エッジ・トリガ割込み Edge-Triggered Interrupt (ETI)** – ETIは割込み発生させるために外部イベントを使用することを可能にします。ETIに関する説明は3-12ページから始まります。
- **リアルタイム・クロック Real-Time Clock (RTC)** – RTCは割込みを発生させるためにカウンタを設定する事を可能にします。RTCに関する説明は3-14ページから始まります。
- **外部出力割込み External Output Interrupt** – 外部出力シグナルは外部デバイスへの割り込みのためのソースとして他のシグナル処理モジュールのいずれかを使用することを可能にします。外部出力割込みに関する説明は3-15ページから始まります。
- **プログラマブル割込み発生器 Programmable Interrupt Generator (PIG)** – PIGは割込みを発生させるために使用する事が可能なシグナルをプログラムで生成することを可能にします。PIGに関する説明は3-16ページから始まります。
- **分配割込み Distributed Interrupt (DI)** – 分配割込みはRCIMチェーンで接続されている全てのシステム間にシグナルまたは割り込みを分配することを可能にします。DIに関する説明は3-17ページから始まります。

次の項ではRCIMの割込みをどのように処理するかを説明します。

割込み処理ロジック

割込み要求(RCIMボードもしくはソフトウェア要求により生成するかどうか)はエッジ・トリガ割込み(ETI)および分配割込み(DI)で処理されます。図3-1はどのように各割込み要求が処理されるかを説明しています。

図3-1 割込み処理ロジック



DIとETIは割込みを発生させるために実装および有効化する必要があります。各割込みは個別に実装/解除および有効化/無効化することが可能です。電源投入時の初期化後、全ての割込みは解除かつ無効化されています。

割込みが実装された場合、割込み要求を要求ビットに設定します。割込みが解除された場合、どの未処理の要求もオフとなり無視されます。

有効な割込みの要求は割込み優先度解決ロジックに参加する事を可能とします。有効ビットは受け付ける割込み要求を配信するためにRCIMボードの許可の承認について判断します。ETIまたはDIが無効である場合、割込み要求は受け付けますが、再度有効となるまで割込みの配信は遅れます。

RCIM IIIおよびRCIM IIでは、割込みブロックへの入力はDIを駆動するために使用されます。RCIM Iでは、保留中ビットはETIまたはDIの出力です。この出力はRCIMボードが取り付けられているホスト・コンピュータへ、構成することで更にRCIMチェーン内の他のシステムへ届けられます。ホストのETIまたはDIの割込みハンドラーが保留中ビットを解除する度に割込みの処理を決定します。これはRCIMボードがこの割込みの次のインスタンスを出力する方法をクリアします。

DIとETIの実装と有効化

DIおよびETIは次の命令と共に*ioctl(2)*システム・コールを使い実装しますが、これらは互換的に使用することが可能です：

```
DISTRIB_INTR_ARM
ETI_ARM
```

DIおよびETIは次の命令と共に*ioctl(2)*システム・コールを使い有効化しますが、これらは互換的に使用することが可能です：

```
DISTRIB_INTR_ENABLE
ETI_ENABLE
```

割込み認識ロジック

デフォルトで、RCIMは割込みを発生させる入力シグナルの先頭のエッジを待ち受けます。割込みを認識するとすぐ、新しい割込み要求を誘発するためにデアサートおよび再アサートされる必要があります。任意の方法で、割込みをレベル・センシティブとして構成することが可能です。このモードでは、割込みは割込みシグナルがハイまたはローの時に発生します。構成オプションは本章で後述する各割込みのタイプに関する資料に含まれています。

RCIMが割込みシグナルから確実に割込みを取り出すには、シグナルを生成する設備がリセット値に変化する少なくとも1.5マイクロ秒前に生成された値を保持する必要があります。

分配割込みの設定

RCIMは、RCIMチェーンを使って相互接続されたシステム全体で割込みを共有する能力を提供します。分配割込みは3-17ページで詳細が取り上げられていますが、下図でどのように操作するかを図で提供します。分配割込みを設定するためのガイドラインは次の図に基づいています。

図3-2 分配割込み操作の例

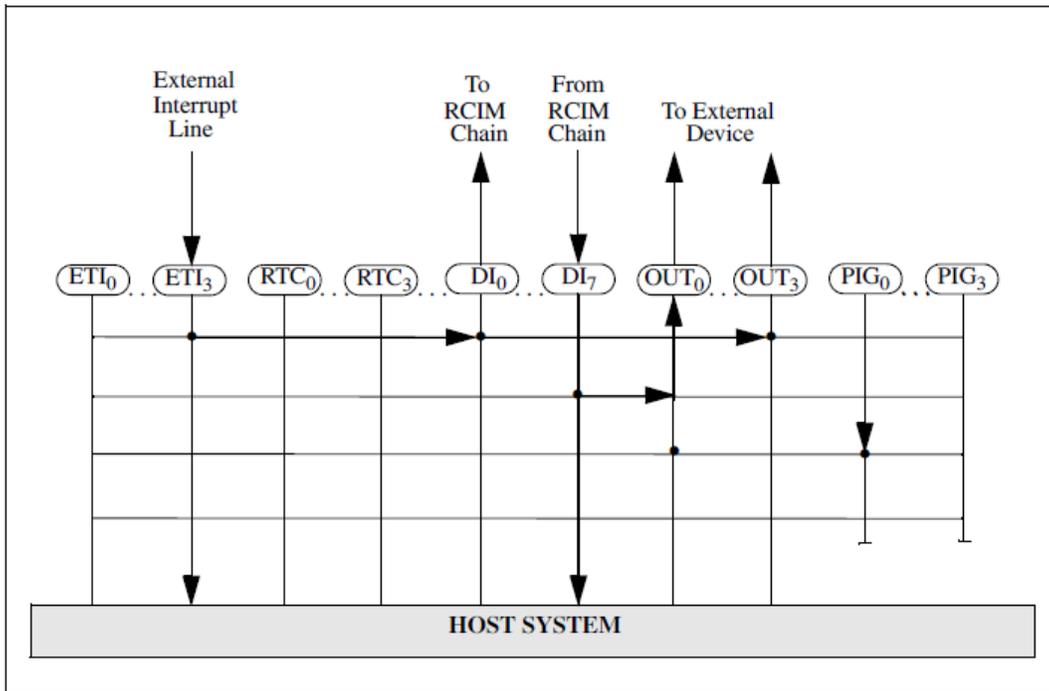


図3-2には3つのシナリオがあります：

- DI₀およびOUT₃で割込みを駆動するシグナルがETI₃で生成されます。その割込みはホスト・システムにも渡されます。
- 割込みをRCIMチェーンのDI₇から受信します。この割込みはホスト・システムに送信され、またOUT₀を介して外部デバイスへ送信します。
- 割込みがOUT₀を介して外部デバイスへ渡されるPIG₀で生成されます。

RCIM IIIおよびRCIM IIでは、ローカルの割込みは構成されたDIを駆動しないことに注意して下さい。ioctlのETI_REQUESTはローカル割込みを発生しますが、ETIに関連付けたDIには影響しません。例えば、ETI₀をDI₀が駆動するように構成する場合、ローカルでのETI₀割込み制御ロジックを通らずに外部ETI入力をDI₀に直接接続します。このメリットはローカル割込みがPIGやETIが配信されるたびに発生しない事です。PIGは割込みを制御するプログラム可能なソフトウェア用に使用され、ETIは外部割込みの出力用に使用されることとなります。

この例では以下に注意して下さい：

- 1つ以上の割込みモジュールが同じシグナル・ラインを駆動しようとした時に問題が発生する可能性があります。この例では、ETI₃シグナルがDI₀とOUT₃の割込みを駆動しています。

これはDI₀とOUT₃を同時に割込みを駆動するために(RTC₀といった)他のシグナル処理モジュールを構成することが可能です。この状況では、ラインを駆動するシグナルは強力な増幅器となります。この状況を回避するのは管理者次第です。

- どの方向から配信された割込みを受け取るのかを判断して下さい。これは配信されたデバイスのあるシステム上において、2つの割込みを生成する可能性があることを意味します：自身のローカル・デバイス割込み(ETI, PIG, RTC)と分配割込み。これらはそれぞれ個々の割込みベクターがあります。

両方の割込みを受信する事が望ましいのかもしれませんが、通常1つだけで差し支えありません。分配割込みを解除する事により、それがローカル・システムで生成されることからその割込みを避ける事が可能となります。デフォルトで、分配割込みは解除された状態です。

RCIM値の取得

RCIMの値を表示するまたは取得するために利用可能な方法がいくつかあります：

ファイルシステム/**proc/driver/rcimN** (Nはゼロから開始):

このファイルシステム内の次のファイルは表示する事が可能です(特に断りがない限り読み取り専用)：

config – カット&ペーストに適した様式のRCIM構成(read/write)

interrupts – CPU単位での全てのETI, DI, RTCの割込み回数および合計

status – 様々なRCIMボードのステータスおよび時刻同期

rawregs – 読み取り可能なRCIMボードの全てのレジスタの名前付き16進表示

rtc – RTCのステータス(実行状況、カウント値等)

eti – ETIのステータス(実装済み、有効化等)

di – DIラインのステータス(実装済み、有効化等)

ioctl(2)システム・コール：

特定の割込みタイプに関する情報は、プログラムのアドレス空間に適切にマッピング(**mmap**)されたデバイス・ファイルを使い適切な操作を指定することで取り出すことが可能となります(例：**/dev/rcim0/eti1**でのETI_INFO)。**rcim_eti(4)**, **rcim_rtc(4)**, **rcim_distrib_intr(4)**のmanページを参照して下さい。

mmapされたデバイス・ファイル**/dev/rcim0/rcim**でのRCIM_GET_INFO命令は**/proc/driver/rcim0/config**と同じ情報を提供します。

mmapされたデバイス・ファイル**/dev/rcim0/rcim**でのRCIM_GET_ADDR命令はRCIM制御レジスタの仮想および物理アドレスを提供します。

ヘッダ・ファイル**/usr/include/rcim.h**はRCIM_GET_INFOおよびRCIM_GET_ADDRで返される情報のレイアウトを記述しています。**rcim(4)**のmanページを参照して下さい。

mmap(2)システム・コール：

mmapはRCIMボードのデバイス・レジスタの一部または全てをマッピングするために使用することが可能です。このレジスタのレイアウトは**/usr/include/linux/rcim_ctl.h**および本ガイドの付録Aの中にあります。

エッジ・トリガ割込み

各RCIMボードは、これらの最も一般的な動作モードにちなんで名付けられたETIまたはエッジ・トリガ割込みと呼ばれる入力の外部割込みラインを持っています。これらのラインはユーザーに所有する割込みソースを提供する事を許可します。RCIMはこれらの割込みを処理してホスト・システムに配信し、それらが配信された場合はチェーン内の他の全てのRCIMに分配割込みとしてルートを決めて配信します。RCIM IIIとRCIM IIは12個のETI(0-11)をサポートし、RCIM Iは4個のETI(0-3)をサポートします。

各々のETIは単独で構成可能です。ETIはエッジまたはレベル感応割込みとして入力シグナルを扱う事が可能です。エッジ感応の場合、立上りまたは立下りエッジのどちらかで割込みを発生させる事が可能です。レベル感応の場合、ハイまたはローのシグナル値のどちらかに対して割込みを発生させる事が可能です。入力シグナルのパターンを割込み要求に変換する方法を指定するには、「ETI構成」に記述されているETI構成オプションの1つを使用して下さい。

これらのアプリケーションの要求に応じて実行中の各システムの各ETIをアプリケーションが順に実装/解除、有効化/無効化します。

RCIMが外部シグナルを生成する機材に課す要件の1つは、出力するシグナルは次の状態に変更する前に少なくとも1.5マイクロ秒間はローまたはハイのシグナル値を保持する必要があるという事です。より短い幅のパルスは割込みコントローラに認識されない可能性があります。パルスが1.5マイクロ秒よりも長い限りは、パルスの幅は重要ではありません。

`rcim_eti(4)`のmanページはETIに関する情報一式を提供します。

ETI構成

各エッジ・トリガ割込みは、**eti**構成オプションを使ってシグナルの立上りまたは立下り、ハイまたはローのシグナル値で発生させるように構成することが可能です。本オプションは次の構文となります：

etiN/[rising|falling|high|low]

ETIに関するデフォルト設定は「立下り」です。

フラグ・ワード(rising, falling, high, low)は単語の最初の文字を使って指定することが可能です。これらの単語は大文字と小文字の区別はしません。

例として：

<code>eti0/falling</code>	ETI 0を入力シグナルの立下りエッジで発生させるよう設定
<code>eti1/r</code>	ETI 1を入力シグナルの立上りエッジで発生させるよう設定
<code>eti2/h</code>	ETI 2をハイのシグナル値で発生させるよう設定

構成オプションの指定で利用可能な様々な方法については、2章の「構成」項または`rcim(4)`のmanページを参照して下さい

ETIデバイス・ファイル

各ETIは各々の専用のデバイス・ファイルから情報を得ます：

/dev/rcimN/etiM

*N*は(ゼロから開始される)RCIMカードの番号、*M*はETIのIDとなります。

これらのファイルは/etc/init.d/rcim初期化スクリプトによってシステム起動時に自動で生成されます。

ETIユーザー・インターフェース

ETIは**open(2)**、**close(2)**、**ioctl(2)**システム・コールで制御されます。本デバイスは**read(2)**、**write(2)**、**mmap(2)**システム・コールはサポートしない事に注意して下さい。

open コールは1つのエッジ・トリガ割込みへのファイル記述子を割り当てて割込みが現在他のデバイス・ドライバに使用されていないことを確認します。1つのデバイス・ファイルが各エッジ・トリガ割込み対して存在します。**close** コールはファイル識別子を開放し付随するシグナルを取り除きます。詳細についてはmanページを参照して下さい。

ioctlへの以下の命令はETIを操作するために使用されます。これらの命令はDIに適用する事も可能です。全ての**ioctl**コールは/usr/include/rcim.hに定義された定数を使用します。詳細は**rcim_eti(4)**のmanページを参照して下さい。

ETI_ARM	ETIを実装します
ETI_DISARM	ETIを解除します
ETI_ENABLE	ETIを有効にします
ETI_DISABLE	ETIを無効にします
ETI_REQUEST	ソフトウェア要求割込みを生成します
ETI_INFO	ETIに関する情報を取得します
ETI_WAIT	プロセスをスリープ状態にします
ETI_WAKEUP	全てのスリープ状態のプロセスを起こします
ETI_GETICNT	このETIが発した回数を返します
ETI_KEEPALIVE	キープアライブの状態を設定または解放します
ETI_VECTOR	ETIに関連する割込みベクターを取得します
IOCTLGETICNT	このETIが発した回数を返します(汎用)
IOCTLKEEPALIVE	キープアライブの状態を設定または解放します(汎用)
IOCTLVECNUM	ETIに関連する割込みベクターを設定します(汎用)
IOCTLSIGATTACH	RCIMデバイスが割込みを生成した時にシグナルを要求します

DI同様、ETIは割込みが受信可能となる前に実装、有効化されている必要があることに注意して下さい。

ETIの配信

RCIM上のいずれかまたは全てのETIをRCIMチェーンで接続された全てのシステムに配信する事が可能です。配信されたETIのソースはチェーン内のいずれのRCIMに定める事が可能です。

指定されたETIが自身の割込みを接続されたシステム全てに送信させるかどうかを判断するには、3-11ページの「RCIM値の取得」項で説明された方法の1つを利用して下さい。分配割込みの設定に関する詳細については3-17ページの「分配割込み」項を参照して下さい。

リアルタイム・クロック (RTC)

RCIMはリアルタイム・クロック・タイマーを提供します。各々のそれらのカウンターは専用のファイルを使ってアクセス可能で、それぞれがいずれのタイミングまたは周波数を制御する機能の殆どで使用することが可能です。RCIM IIIとRCIM IIIは8個の32bit RTC(0-7)をサポートし、RCIM Iは4個(0-3)をサポートします。

リアルタイム・クロック・タイマーは(クロック・カウント値を組み合わせた場合に)様々なタイミング間隔を提供するいくつかの異なる分解能にプログラム可能です。これは与えられた周波数(例えば600Hz)で実行するプロセスまたはタイミング・コード・セグメントにとって理想となります。タイマーはワン・ショットまたは周期的とすることが可能です(周期的の場合、最初にロードした値はゼロに到達する度に自動でカウンターに再ロードされます)。

ホスト・システムで割込みを生成できる事に加え、RCIMリアルタイム・カウンターの出力は対応するホスト・システムへ配信するため、またはRCIMの外部出力割込みラインの1つに取り付けた外部機材へ配信するために他のRCIMボードへ配信する事が可能です。

`rcim_rtc(4)`のmanページはRTCに関する詳細な情報を提供します。

RTCデバイス・ファイル

各RTCはそれぞれの専用のデバイス・ファイルを介してアクセスされます：

`/dev/rcimN/rtcM`

Nは(ゼロから開始される)RCIMカードの番号、MはRTCのIDとなります。

これらのファイルは`/etc/init.d/rcim`初期化スクリプトによってシステム起動時に自動で生成されます。

RTCの配信

RCIM上のいずれかまたは全てのRTCをRCIMチェーンで接続された全てのシステムに配信する事が可能です。配信されたRTCのソースはチェーン内のいずれのRCIMに定める事が可能です。

指定されたRTCが自身の割込みを接続されたシステム全てに送信させるかどうかを判断するには、本章で前述した「RCIM値の取得」項で説明された方法の1つを利用して下さい。分配割込みの設定に関する詳細については3-17ページの「分配割込み」項を参照して下さい。

RTCユーザー・インターフェース

リアルタイム・クロック・タイマーは**open(2)**、**close(2)**、**ioctl(2)**システム・コールで制御されます。**close(2)**システム・コールは、(最後にオープンしたデバイスをクローズする場合には)**IOCTLKEEPALIVE ioctl**命令を**close**の前にRTCに対して発行していない限り、RTCを停止しその設定を消去します。

ioctlを介して渡したパラメータはリアルタイム・クロック・タイマーのモード、クロック・カウント値、集計値を制御し、加えてRTCの現在の設定を取得します。本デバイスは**read(2)**、**write(2)**システム・コールはサポートしません。

ioctlへの以下の命令はRTCを操作するために使用されます。全ての**ioctl**コールは**/usr/include/rcim.h**に定義された定数を使用します。詳細は**rcim_rtc(4)**のmanページを参照して下さい。

RTCIOCSETL	RTC値(32bitインターフェース)を初期化します
RTCIOCGETL	RTC値(32bitインターフェース)を取得します
RTCIOCSET	RTC値(16bitインターフェース)を初期化します
RTCIOCGET	RTC値(16bitインターフェース)を取得します
RTCIOCSETCNT	RTCクロック・カウントを設定します
RTCIOCMODCNT	RTCクロック・カウントを変更します
RTCIOCGETCNT	RTCクロック・カウントを取得します
RTCIOCRES	RTCクロックの分解能を取得します
RTCIOCSTART	RTCの集計を開始します
RTCIOCSTOP	RTCの集計を停止します
RTCIOCWAIT	RTCクロック・カウントがゼロに達するまでブロックします
RTCIOCWAKEUP	全てのスリープ状態のプロセスを起こします
RTCIOCINFO	RTCに関する情報を取得します
IOCTLGETICNT	このクロックが発した回数を返します
IOCTLVECNUM	RTCに関する割り込みベクターを設定します
IOCTLKEEPALIVE	最後のクローズでタイマーを破棄しません
IOTLSIGATTACH	RTCが割り込みを生成した時にシグナルを要求します

外部出力割り込み

各RCIMは外部出力シグナルを提供します。これらのシグナルは他の計算機への割り込みソースとして使用する、または外部デバイスを制御するためのシグナルとして使用することが可能です。RCIM IIIおよびRCIM IIは12個の外部出力割り込み(0-11)をサポートし、RCIM Iは4個(0-3)をサポートします。

外部出力割り込みはRCIMの内部的ないくつかのソースのいずれかから駆動させる事が可能です。最も一般的なソースはプログラマブル割り込み発生器(PIG)です。PIGは出力シグナルの生成に関して完全なソフトウェア制御を提供します。

外部割り込みコネクタ用のピン配列については2章で説明しています。

構成

各外部出力ラインは以下の構成オプションを使って指定したソースで駆動させるように構成することが可能です：

`<source> | outN`

ソースに指定する値は次のいずれかにする事が可能です：

rtcN	リアルタイム・クロック・タイマー
pigN	プログラマブル割込み発生器
etiN	エッジ・トリガ割込み
diN	分配割込み
none	割り込み出力ラインは浮いた状態

例として：

<code>rtc3 out0</code>	出力ライン0をリアルタイム・クロック3で駆動するよう設定
<code>di5 out2</code>	出力ライン2を分配割込み5で駆動するよう設定

本構成オプションのデフォルトは対応する出力ライン用のソースと同じPIGです。例：

```
pig0 | out0
pig1 | out1
等
```

構成オプションの指定で利用可能な様々な方法については、2章の「構成」項または**rcim(4)**のmanページを参照して下さい。

プログラマブル割込み発生器 (PIG)

各RCIMはプログラマブル割込み発生器(PIG)を提供します。PIGは外部出力シグナルの出力を制御するソフトウェア提供するために通常は使用します。更に、PIGは分配割込みへのシグナルを駆動するため、許可されたユーザー・ソフトウェアがRCIMチェーン内の全てのRCIMに同時に配信する分配割込みを生成するために使用することが可能です。RCIM IIIとRCIM IIは12個のPIG(0-11)をサポートし、RCIM Iは4個のPIG(0-3)をサポートします。

rcim_pig(4)のmanページはPIGに関する詳細な情報を提供します。

PIGデバイス・ファイル

デバイス・ファイル/**dev/rcimN/pig**はローカル・システムでPIGレジスタにアクセスするために使用されます。このファイルは**mmap(2)**を使ってプログラムのアドレス空間にマッピングする必要があります。デフォルトで、**root**の特権を持つユーザーだけがそれを行う権利を持っています。

RCIM IIIとRCIM IIでは、PIGレジスタは12bit幅、各PIGに対して1bitです。2つの追加レジスタはマルチプロセッサの安全な方法でPIGのビットを設定および消去することを許可します。**mmap**されたPIGレジスタのページにおいて、レジスタ設定(PIGS)はオフセット0x10およびレジスタ消去(PIGC)はオフセット0x20となります。

PIGを設定するとPIGが接続されている方法次第で分配割込みまたは外部出力を生成します。信号の必要な長さは取り付けられたデバイスの要件に依存します。信号が他のRCIMに流れている場合、ローまたはハイの値を次の状態に変わる前に少なくとも1.5マイクロ秒間保持する必要があります。

RCIM Iでは、PIGレジスタは32bitの領域で各PIGに対して1bitとなります。PIG 0はビット0(最下位ビット)で制御され、ビット1はPIG 1となります。残りのビットは未使用です。対応するPIGのビットに値を書き込むと反転したシグナル値がPIG RCIMシグナル発生器から出力されます。これはPIGが接続されている方法に応じて外部デバイスを制御するため、または分配割込みを生成するために利用する事が可能です。信号の必要な長さは取り付けられたデバイスの要件に依存します。信号が他のRCIMに流れている場合、ローまたはハイの値を次の状態に変わる前に少なくとも1.5マイクロ秒間保持する必要があります。

PIGの配信

RCIM上のPIGのいくつかまたは全てをRCIMチェーンで接続された全てのシステムに配信する事が可能です。配信するPIGのソースはチェーン内のいずれのRCIMに配置させる事が可能です。

指定したPIGがその割込みを接続された全てのシステムに送信させるかどうかを決定するには、本章で前述している「RCIM値の取得」項で説明されている方法の1つを利用して下さい。分配割込みの設定に関する情報については次項「分配割込み」を参照して下さい。

分配割込み

RCIMの本当の核心と能力は分配割込みシステムの中にあります。各RCIMはRCIMチェーンを介して接続された全てのシステムに同時に割込みを配信する事が可能です。RCIM IIIとRCIM IIは合計12個の分配割込み(0-11)をサポートし、RCIM Iは合計8個(0-7)をサポートします。本機能の図および分配割込みの設定に関するガイドラインは本章で前述している「分配割込みの設定」項で見ることが可能です。

チェーン内のいずれのRCIMボードでエッジ・トリガ割込み、リアルタイム・クロック・タイマー、プログラマブル割込み発生器のいずれかを配信するために構成することが可能です。割当てられたデバイス・ファイルは各々の分配割込みに関連付けられています。

RCIMの分配割込みは、分配割込みを配信するもしくは受信するのいずれかにすることをRCIMが取り付けられた各システムで構成する必要があります。分配割込みは分離したシステムで構成しローカルで使用する事も可能です。構成の詳細は後述の「DI構成」項にあります。構成情報を得るために利用可能な方法については3-11ページの「RCIM値の取得」項を参照して下さい。

`rcim_distrib_intr(4)`のmanページはDIに関する詳細な情報を提供します。

DI構成

システムに接続された全てのRCIMはRCIMの分配割込みラインに関して互換性のある構成を有している事が重要です。

デフォルトで、分配割込みは構成されていません。

分配割込みは最初にソースを与える必要があり、次にシグナルの立上りまたは立下りエッジ、またはハイかローのシグナル値で発生させるように構成します。

分配割込みのためのソースを定義するには、以下の構成オプションを使用して下さい：

<source> | diN

ソースに対して指定する値は以下のいずれかが可能です：

rtcN	リアルタイム・クロック・タイマー
pigN	プログラマブル割込み発生器
etiN	エッジ・トリガ割込み
none	RCIMはこの分配割込みを駆動しない

Examples include:

rtc3 di6	分配割込み6がリアルタイム・クロック3で駆動されるように設定
pig1 di3	分配割込み3をプログラマブル割込み発生器1で駆動するように設定
none di0	RCIMは分配割込み0を駆動しない

各分配割込みを**di**構成オプションを使いシグナルの立上りまたは立下りエッジ、またはハイかローのシグナル値で発生させるよう構成させることが可能です。本オプションは以下の構文を有します：

diN[rising | falling | high | low]

フラグ・ワード(rising, falling, high, low)は単語の最初の文字を使って指定することが可能です。これらの単語は大文字と小文字の区別はしません。

例として：

di0/falling	分配割込み0をその入力割込みの立下りエッジで発生させるよう設定
di1/r	分配割込み1をその入力割込みの立上りエッジで発生させるよう設定

構成オプションの指定で利用可能な様々な方法については、2章の「構成」項または**rcim(4)**のmanページを参照して下さい

DIデバイス・ファイル

各分配割込みはそれぞれの専用のデバイス・ファイルを介してアクセスされます：

/dev/rcimM/diM

*M*は(ゼロから開始される)RCIMカードの番号、*M*は分配割込みのIDとなります。

これらのファイルは/etc/init.d/rcim初期化スクリプトによってシステム起動時に自動で生成されます。

DIユーザー・インターフェース

分配割込みはは**open(2)**、**close(2)**、**ioctl(2)**システム・コールで制御されます。本デバイスは**read(2)**、**write(2)**、**mmap(2)**システム・コールはサポートしないことに注意して下さい。

open コールは1つの分配割込みに1つのファイル記述子を割当てます。**close** コールはファイル記述子を解放し、(それが最後のcloseである場合) **IOCTLKEEPALIVE**ステータスが解放されていれば割込みを解除します。

ioctlへの以下の命令は分配割込みを操作するために使用されます。これらの命令はETIに適用する事も可能です。全ての**ioctl**コールは**/usr/include/rcim.h**に定義された定数を使用します。詳細は**rcim_distrib_intr(4)**のmanページを参照して下さい。

DISTRIB_INTR_ARM	DIを実装します
DISTRIB_INTR_DISARM	DIを解除します
DISTRIB_INTR_ENABLE	DIを有効にします
DISTRIB_INTR_DISABLE	DIを無効にします
DISTRIB_INTR_REQUEST	ソフトウェア要求割込みを生成します
DISTRIB_INTR_INFO	DIに関する情報を取得します
DISTRIB_INTR_WAIT	次のDIまでスリープ状態にします
DISTRIB_INTR_WAKEUP	全てのスリープ状態のプロセスを起こします
DISTRIB_INTR_KEEPALIVE	キープアライブの状態を設定または解放します
DISTRIB_INTR_GETICNT	このDIが発した回数を返します
DISTRIB_INTR_VECTOR	DIに関する割込みベクターを取得します
IOCTLKEEPALIVE	キープアライブの状態を設定または解放します(汎用)
IOCTLGETICNT	このDIが発した回数を返します(汎用)
IOCTLVECNUM	DIに関する割込みベクターを設定します(汎用)
IOCTLSIGATTACH	RCIMデバイスが割込みを生成した時にシグナルを要求します

ETI同様、分配割込みは割込みが受信可能となる前に実装、有効化されている必要があることに注意して下さい。

A レジスタ

本付録はRCIMボードのレジスタについて説明します。

RCIM IIIレジスタ

本項にはRCIM IIIボードのアドレス・マップとレジスタが含まれます。

RCIM IIIアドレス・マップ

Address	Function
0xFFFF0000	Board Status/Control Register (BSCR)
0xFFFF0004	Firmware Rev/Options Present Register (FWOP)
0xFFFF0010	Interrupt Enable Register #1 (IER1)
0xFFFF0014	Interrupt Enable Register #2 (IER2)
0xFFFF0020	Interrupt Request Register #1 (IRR1) (Write Only)
0xFFFF0024	Interrupt Request Register #2 (IRR2) (Write Only)
0xFFFF0020	Interrupt Pending Register #1 (IPR1) (Read Only)
0xFFFF0024	Interrupt Pending Register #2 (IPR2) (Read Only)
0xFFFF0030	Interrupt Clear Register #1 (ICR1)
0xFFFF0034	Interrupt Clear Register #2 (ICR2)
0xFFFF0040	Interrupt Arm Register #1 (IAR1)
0xFFFF0044	Interrupt Arm Register #2 (IAR2)
0xFFFF0050	Interrupt Select Level Register #1 (ISLR1)
0xFFFF0054	Interrupt Select Level Register #2 (ISLR2)
0xFFFF0060	Interrupt Select Polarity Register #1 (ISPR1)
0xFFFF0064	Interrupt Select Polarity Register #2 (ISPR2)
0xFFFF0070	External Interrupt Routing Register #1 (EIRR1)
0xFFFF0074	External Interrupt Routing Register #2 (EIRR2)
0xFFFF0078	External Interrupt Routing Register #3 (EIRR3)
0xFFFF0080	Cable Interrupt Routing Register #1 (CIRR1)
0xFFFF0084	Cable Interrupt Routing Register #2 (CIRR2)
0xFFFF0088	Cable Interrupt Routing Register #3 (CIRR3)
0xFFFF0200	PPS Snapshot Register (PPS) (Read Only)
0xFFFF0210	Cable Snapshot Register (CSR) (Read Only)
0xFFFF0220	Cable Master Time Register (CMTR) (Read Only)
0xFFFF0400	Clear Cable Errors (CCERR) (Write Only)
0xFFFF0410	Output Cable Status Register (OCSR) (Read Only)
0xFFFF0420	Input Cable Status Register (ICSR) (Read Only)
0xFFFF1000	Tick Clock Upper (TCU)
0xFFFF1008	Tick Clock Lower (TCL)

Address	Function
0xXXXX1010	Tick Clock Status/Control (TCSC)
0xXXXX1100	POSIX Clock Seconds (PCS)
0xXXXX1108	POSIX Clock Nanoseconds (PCN)
0xXXXX1110	POSIX Clock Status/Control (PCSC)
0xXXXX1114	POSIX Clock Skip/Add Time (PCSAT) (Write Only)
0xXXXX1120	Clock Frequency Adjust Register (CFAR)
0xXXXX2000	RTC #0 Control (RTC0C)
0xXXXX2010	RTC #0 Timer (RTC0T)
0xXXXX2014	RTC #0 Repeat (RTC0R)
0xXXXX2020	RTC #1 Control (RTC1C)
0xXXXX2030	RTC #1 Timer (RTC1T)
0xXXXX2034	RTC #1 Repeat (RTC1R)
0xXXXX2040	RTC #2 Control (RTC2C)
0xXXXX2050	RTC #2 Timer (RTC2T)
0xXXXX2054	RTC #2 Repeat (RTC2R)
0xXXXX2060	RTC #3 Control (RTC3C)
0xXXXX2070	RTC #3 Timer (RTC3T)
0xXXXX2074	RTC #3 Repeat (RTC3R)
0xXXXX2080	RTC #4 Control (RTC4C)
0xXXXX2090	RTC #4 Timer (RTC4T)
0xXXXX2094	RTC #4 Repeat (RTC4R)
0xXXXX20A0	RTC #5 Control (RTC5C)
0xXXXX20B0	RTC #5 Timer (RTC5T)
0xXXXX20B4	RTC #5 Repeat (RTC5R)
0xXXXX20C0	RTC #6 Control (RTC6C)
0xXXXX20D0	RTC #6 Timer (RTC6T)
0xXXXX20D4	RTC #6 Repeat (RTC6R)
0xXXXX20E0	RTC #7 Control (RTC7C)
0xXXXX20F0	RTC #7 Timer (RTC7T)
0xXXXX20F4	RTC #7 Repeat (RTC7R)
0xXXXX3000	Programmable Interrupt Generator (PIG)
0xXXXX3010	Programmable Interrupt Generator Set (PIGS) (Write Only)
0xXXXX3020	Programmable Interrupt Generator Clear (PIGC) (Write Only)
0xXXXX3100	SPI Count Register (SCR)
0xXXXX3200	GPS Receive Pointers (GRXP)
0xXXXX3204	GPS Transmit Pointers (GTXP)
0xXXXX3208	GPS Debug Control Register (GDCR)
0xXXXX320C	GPS Communication Error Register (GCER)
0xXXXX3800-0xXXXX3FFF	SPI Data Buffer (SDB)
0xXXXX4000-0xXXXX47FF	GPS Receive Data Buffer (GRDB)
0xXXXX4800-0xXXXX4FFF	GPS Transmit Data Buffer (GTDB)

RCIM IIIレジスタ

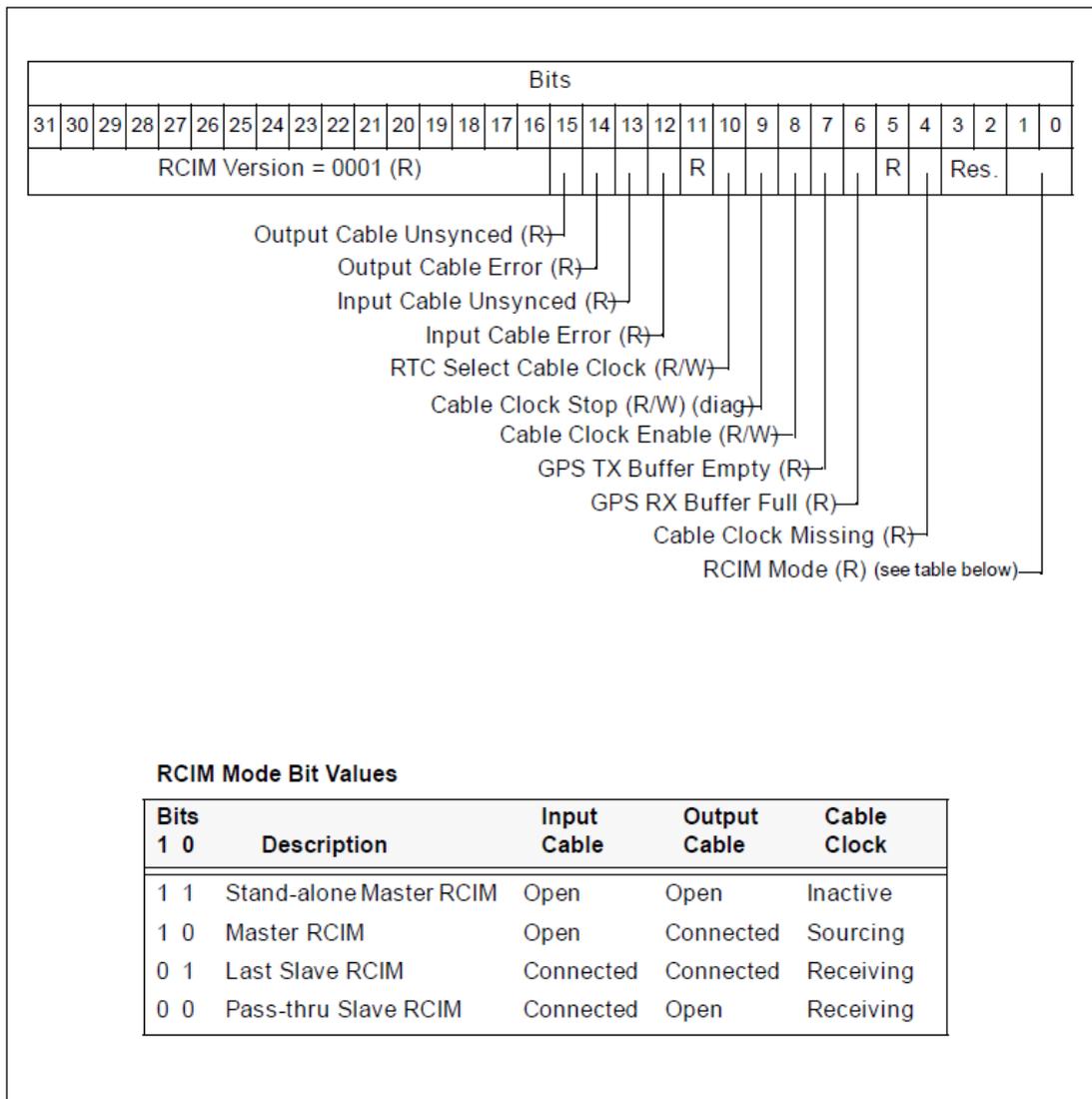
RCIM IIIレジスタを本章内で図解します。

NOTE: 特に指定がない限り、ビットの値は1=on; 0=offとなります

図A-1 RCIM III Board Status/Control Register (BSCR)

本レジスタはRCIM IIIボードの特定の機能のステータスと制御を提供します。

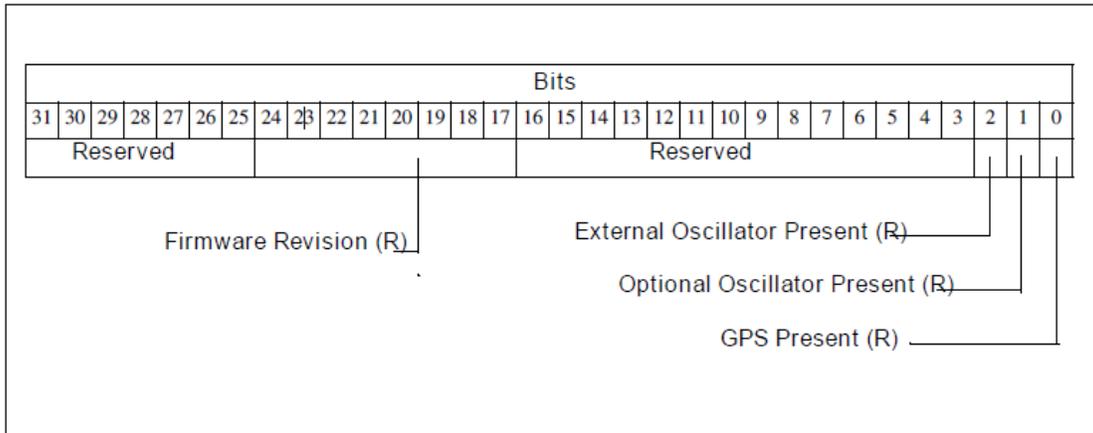
Offset: 0000



図A-2 RCIM III Firmware Revision/Options Present Register (FWOP)

本レジスタはこのRCIMボードに存在するオプションとファームウェアのリビジョンに関する情報を提供します。

Offset: 00004



図A-3 RCIM III Interrupt Enable/Request/Pending/Clear/Arm/Level/Polarity Registers (IER, IRR, IPR, ICR, IAR, ISLR, ISPR)

Enable Register (IER)は選択された割込みを有効にします。

Request Register (IRR)は選択された割込みのソフトウェア駆動要求です。

Pending Registers (IPR)は要求を保留します。

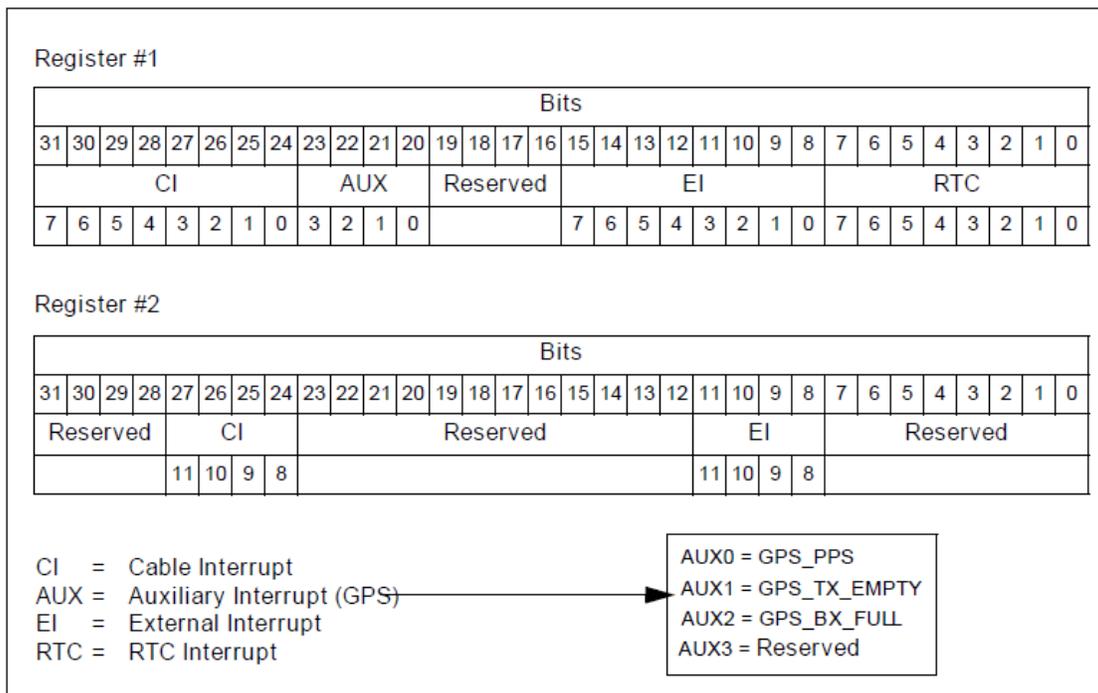
Clear Registers (ICR)は選択された割込みを解放します。

Arm Registers (IAR)はエッジ・トリガ用に選択された割込みを実装します。

Level Registers (ISLR)は選択された割込みに対してレベル(1)またはエッジ(0)を設定します。

Polarity Registers (ISPR)は選択された割込みに対してハイ(1)またはロー(0)の極性を設定します。

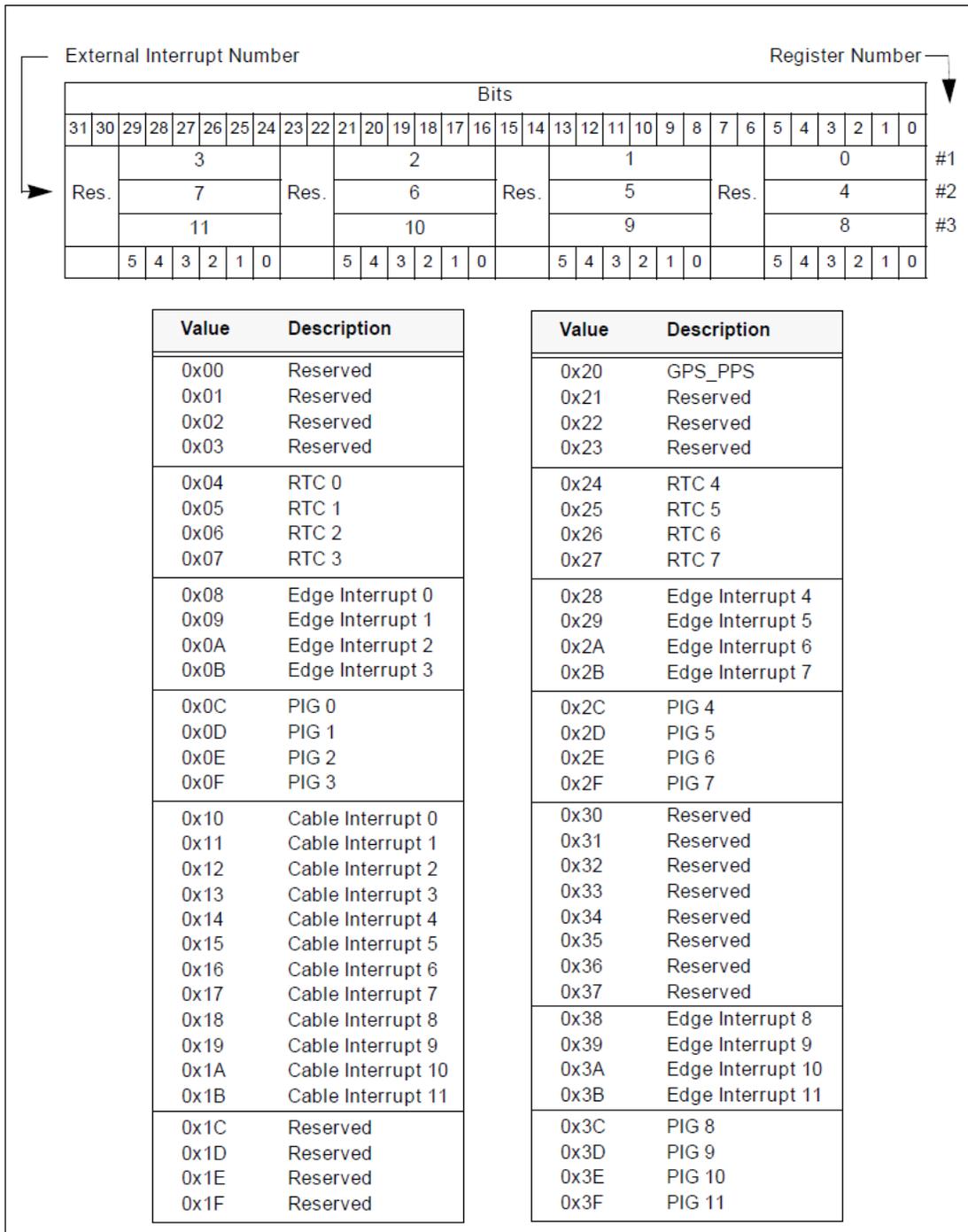
Offset: IER1: 0010, IER2: 0014, IRR1/IPR1: 0020, IRR2/IPR2: 0024, ICR1: 0030, ICR2: 0034,
IAR1: 0040, IAR2: 0044, ISLR1: 0050, ISLR2: 0054, ISPR1: 0060, ISPR2: 0064



図A-4 RCIM III External Interrupt Routing Registers (EIRR)

External Interrupt Routing Registersは選択された割込みを外部割込みコネクタへのルートに設定します。

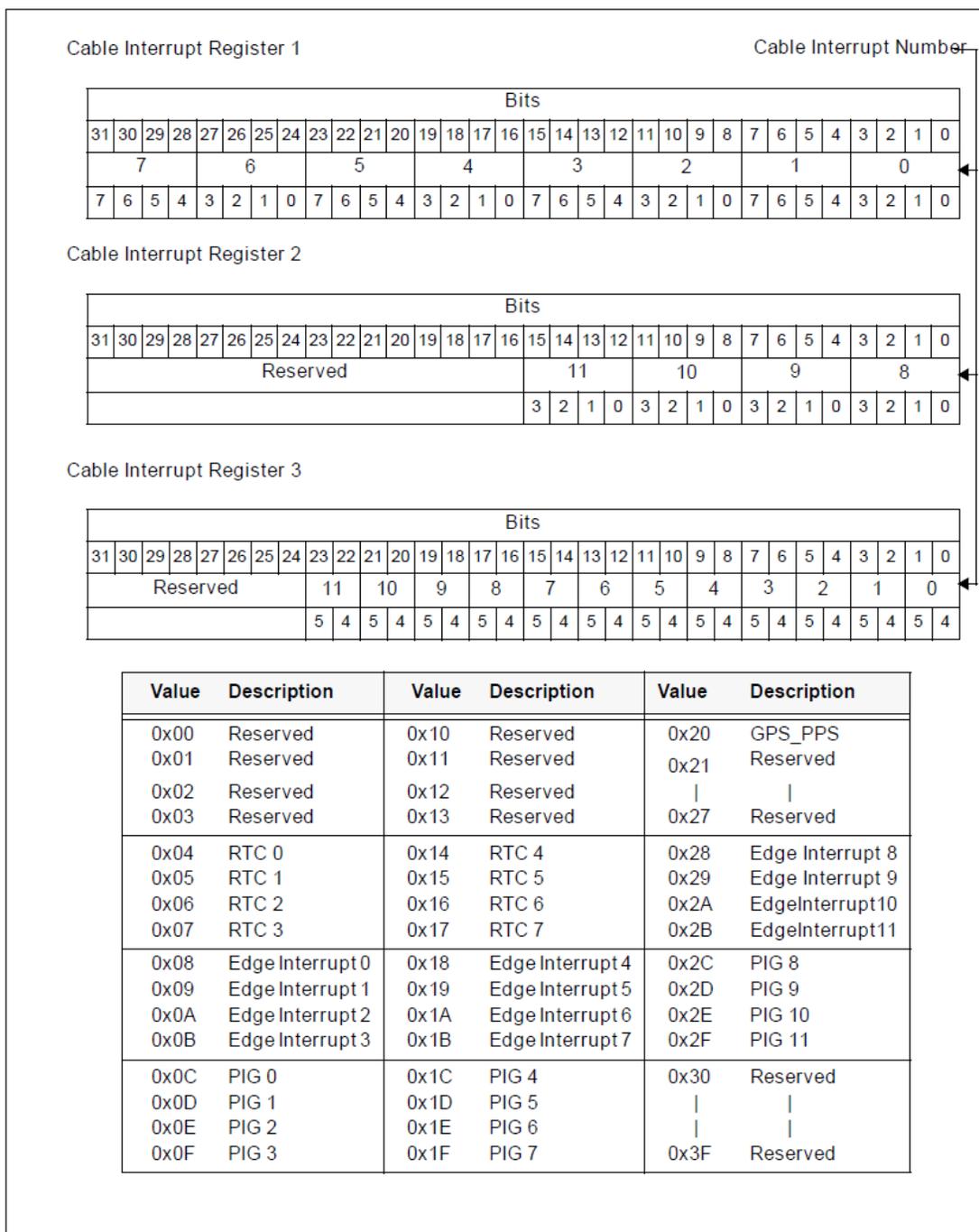
Offset: EIRR1: 0070, EIRR2: 0074, EIRR3: 0078



図A-5 RCIM III Cable Interrupt Routing Registers (CIRR)

Cable Interrupt Routing Registersは選択された割込みをRCIM相互接続ケーブルへのルートに設定します。

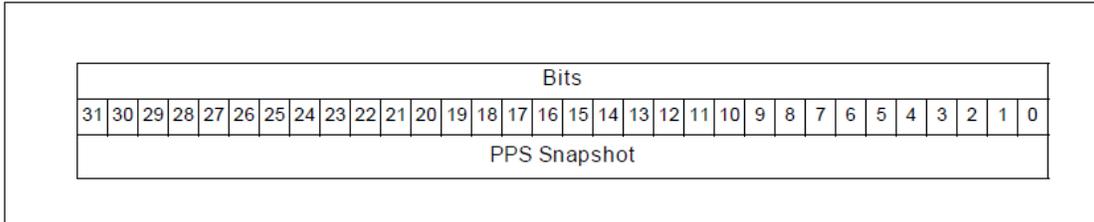
Offset: CIRR1: 0080, CIRR2: 0084, CIRR3: 0088



図A-6 RCIM III PPS Snapshot Register (PPS)

PPS Snapshot RegisterはPOSIXクロックのナノ秒領域と秒領域の2つのbitのスナップショットを含みます。スナップショットはGPS PPSシグナルが発生する度に取り込まれます。

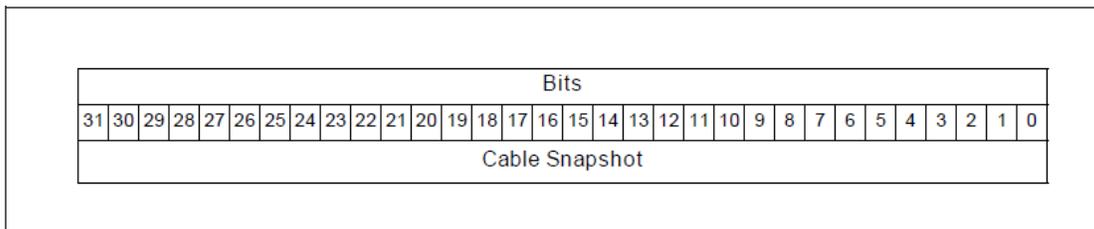
Offset: 0200



図A-7 RCIM III Cable Snapshot Register (CSR)

Cable Snapshot RegisterはPOSIXクロックのナノ秒領域と秒領域の2つのbitのスナップショットを含みます。スナップショットはケーブル・マスター時刻を受信する度に取り込まれます。

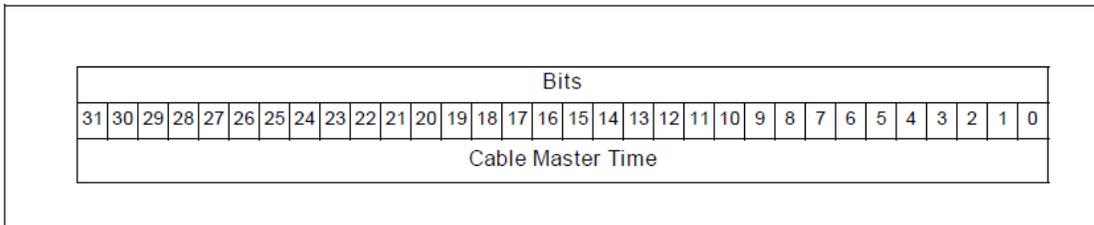
Offset: 0210



図A-8 RCIM III Cable Master Time Register (CMTR)

Cable Master Time Registerは秒の境界でクロックの変化の度にケーブルに送信されたマスターRCIMのPOSIXクロックの秒領域を含みます。

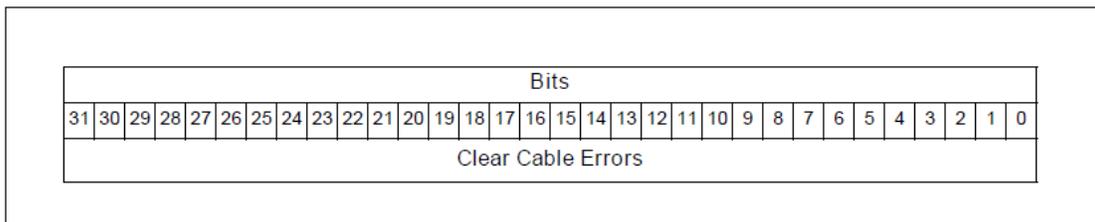
Offset: 0220



図A-9 RCIM III Clear Cable Errors Register (CCERR)

これは報告されたケーブル・エラーを消去する「書き込み専用」のレジスタです。データ領域は気にしないで下さい。

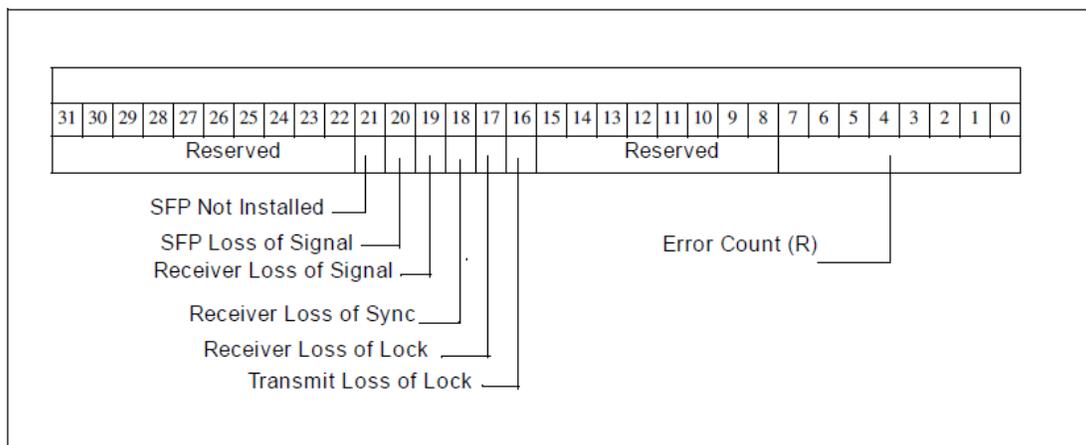
Offset: 0400



図A-10 RCIM III Output Cable Status Register (OCSR)

本レジスタは出力ケーブルに関する詳細なハードウェアのステータス情報を提供します。

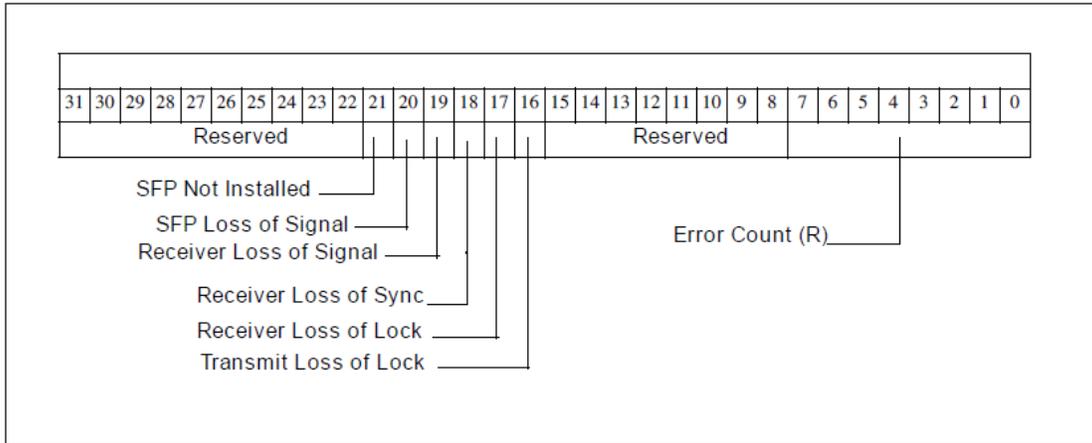
Offset: 0410



図A-11 RCIM III Input Cable Status Register (ICSR)

本レジスタは入力ケーブルに関する詳細なハードウェアのステータス情報を提供します。

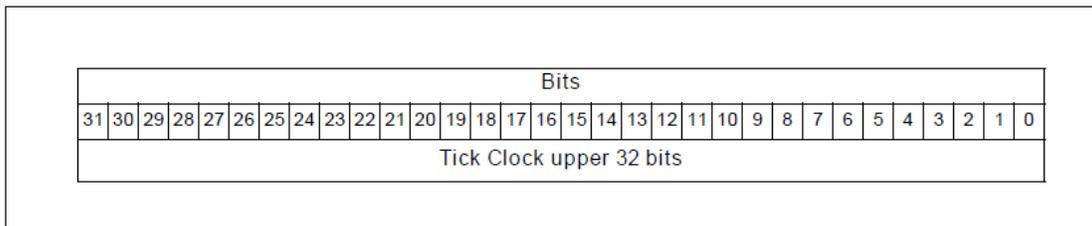
Offset: 0420



図A-12 RCIM III Tick Clock Upper Register (TCU)

本レジスタはティック・クロックの上位32bitを収納します。

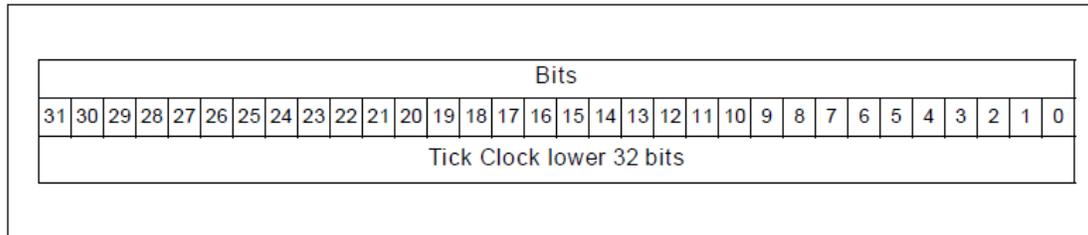
Offset: 1000



図A-13 RCIM III Tick Clock Lower Register (TCL)

本レジスタはティック・クロックの下位32bitを含みます。

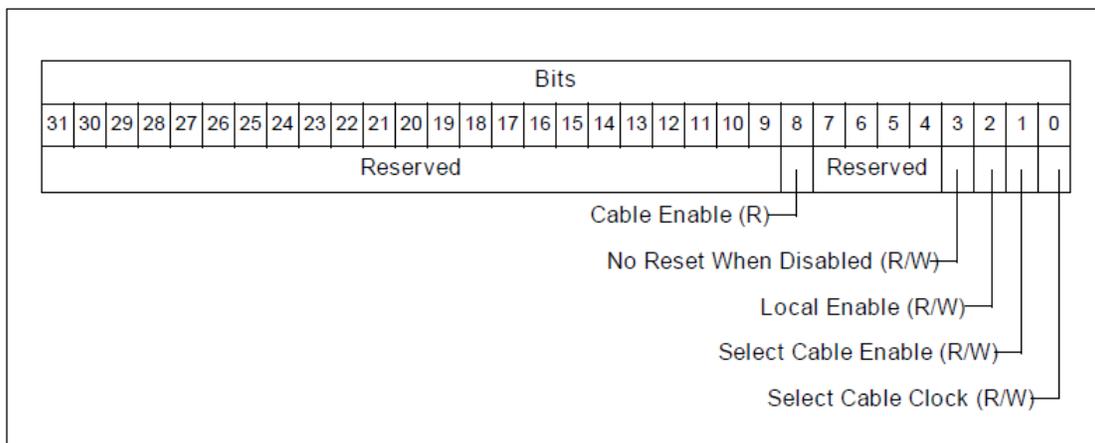
Offset: 1008



図A-14 RCIM III Tick Clock Status/Control Register (TCSC)

本レジスタはティック・クロックのステータスと制御を提供します。

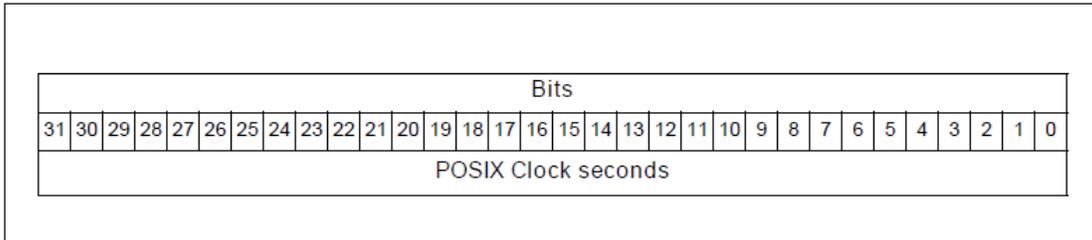
Offset: 1010



図A-15 RCIM III POSIX Clock Seconds Register (PCS)

本レジスタはPOSIXクロックの秒を含みます。

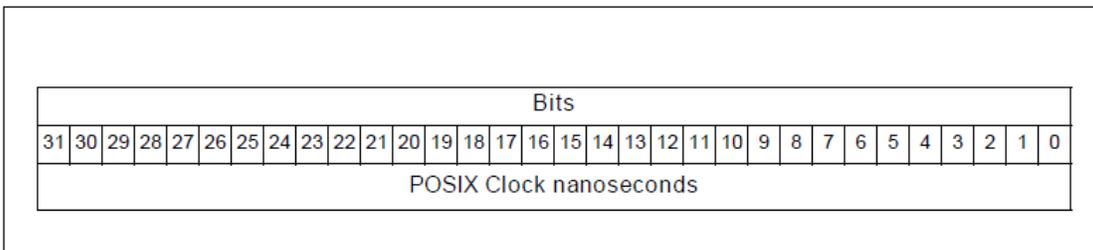
Offset: 1100



図A-16 RCIM III POSIX Clock Nanoseconds Register (PCN)

本レジスタはPOSIXクロックのナノ秒を含みます。

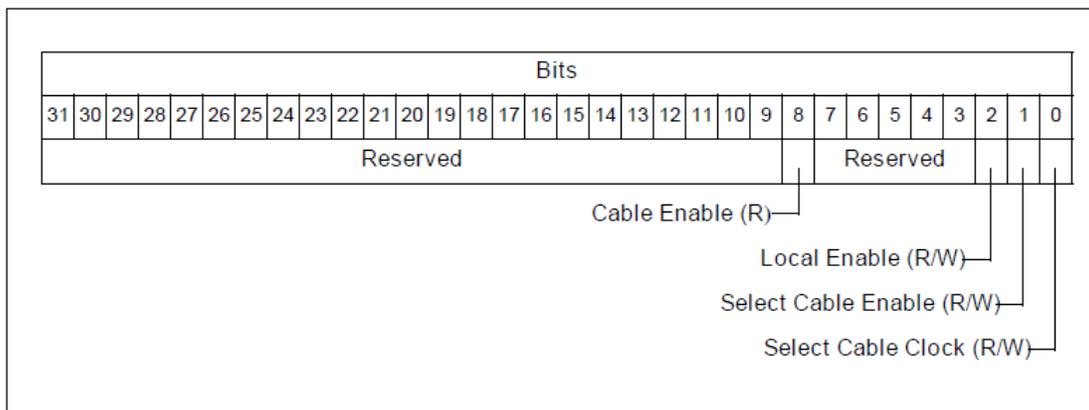
Offset: 1108



図A-17 RCIM III POSIX Clock Status/Control Register (PCSC)

本レジスタはPOSIXクロックのステータスと制御を提供します。

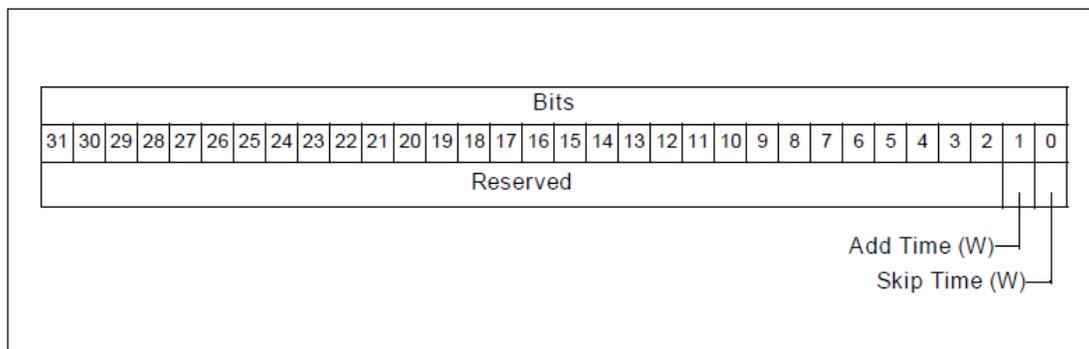
Offset: 1110



図A-18 RCIM III POSIX Clock Skip/Add Time Register (PCSAT)

本レジスタは400ナノ秒単位でPOSIXクロックの時間をスキップ/追加します。

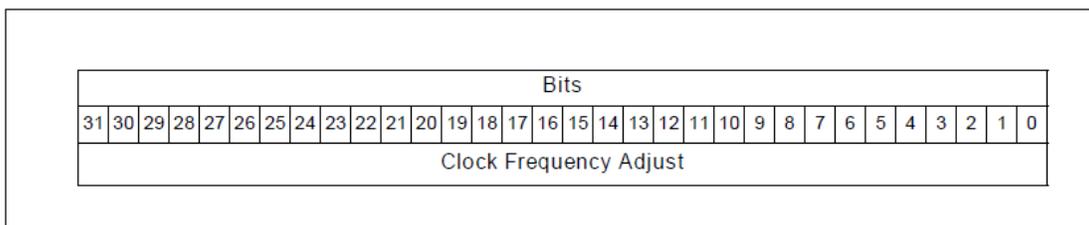
Offset: 1114



図A-19 RCIM III Clock Frequency Adjust Register (CFAR)

Clock Frequency Adjust Registerは10 MHzのマスター・クロックの周波数を制御するために使用します。

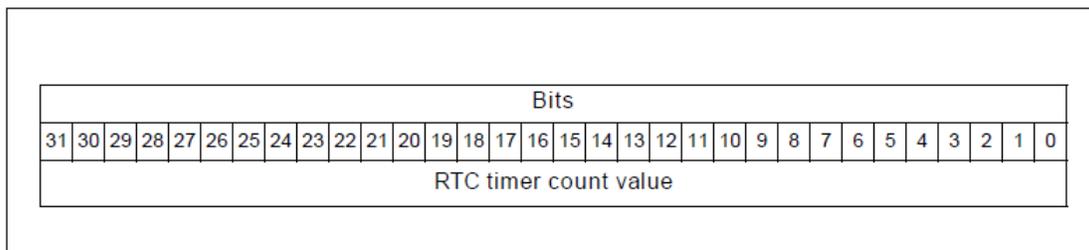
Offset: 1120



図A-20 RCIM III RTC Timer Registers (RTCT)

初期のRTCタイマー値はRTC Timer Registerに取り込まれます。現在のタイマー値は本レジスタから読み込まれます。NOTE: 本レジスタの読み取りはRCIMとの互換性のためにRTC Repeat Registerも読み込まれます。

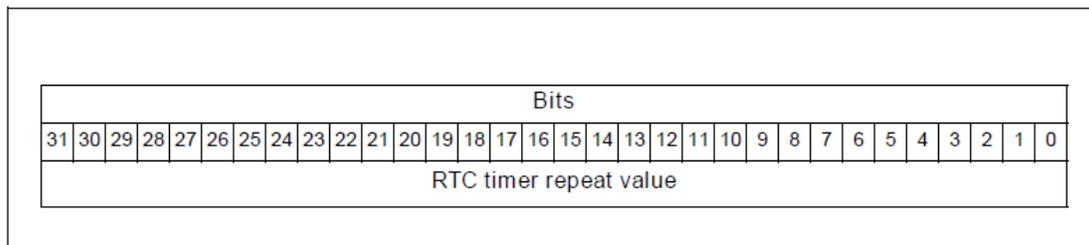
Offset: RTC0T: 2010, RTC1T: 2030, RTC2T: 2050, RTC3T: 2070, RTC4T: 2090, RTC5T: 20B0, RTC6T: 20D0, RTC7T: 20F0



図A-21 RCIM III RTC Repeat Registers (RTCR)

RTC Repeat Registerはリピートのカウント値を含みます。

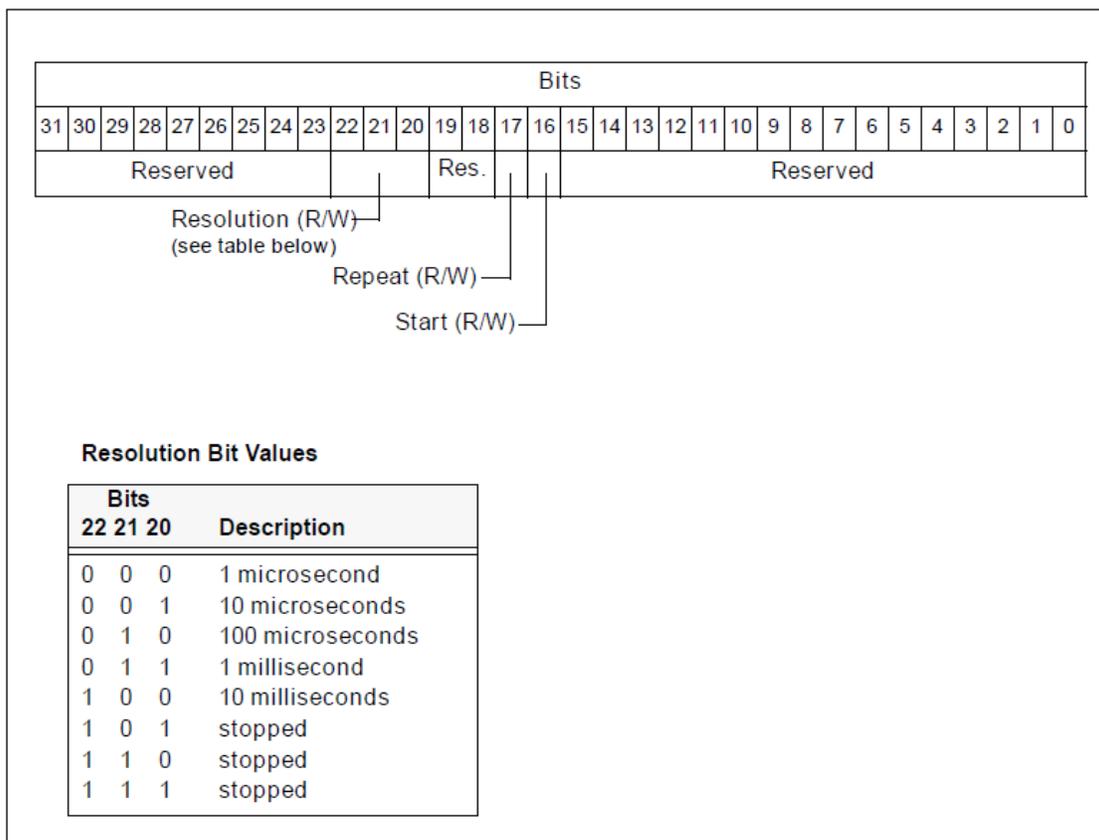
Offset: RTC0R: 2014, RTC1R: 2034, RTC2R: 2054, RTC3R: 2074, RTC4R: 2094, RTC5R: 20B4, RTC6R: 20D4, RTC7R: 20F4



図A-22 RCIM III RTC Control Registers (RTCC)

本レジスタはRTCの制御を提供します。

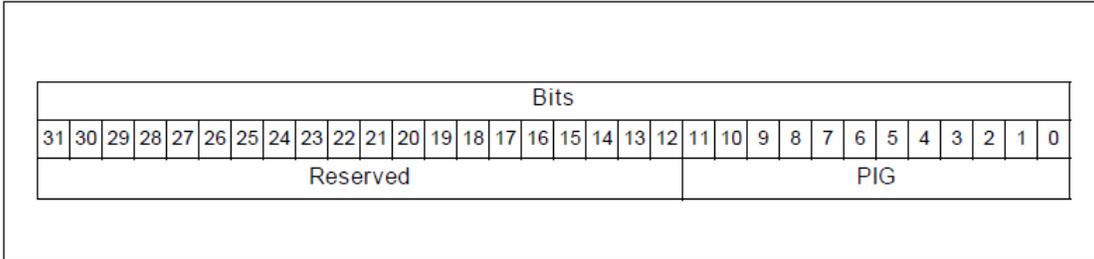
Offset: RTC0C: 2000, RTC1C: 2020, RTC2C: 2040, RTC3C: 2060, RTC4C: 2080, RTC5C: 20A0
 RTC6C: 20C0, RTC7C: 20E0



図A-23 RCIM III Programmable Interrupt Generator Register (PIG)

本レジスタはプログラマブル割込みを確認します。

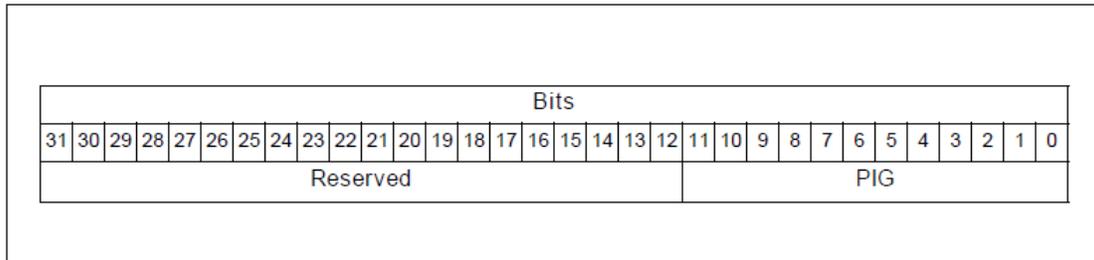
Offset: 3000



図A-24 RCIM III Programmable Interrupt Set/Clear Registers (PIGS, PIGC)

これらのレジスタへの書き込みは他のビットへ影響することなく Programmable Interrupt Register の単一ビットを設定/消去します。

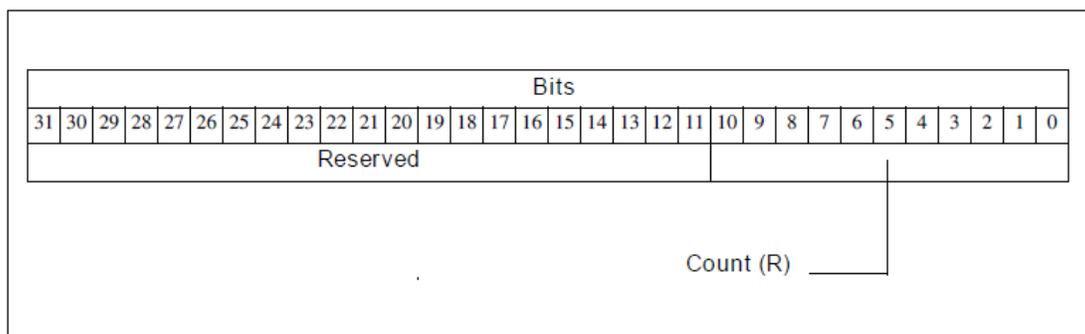
Offset: PIGS: 3010, PIGC: 3020



図A-25 RCIM III SPI Count Register (SCR)

SPI (Serial Peripheral Interface) Count RegisterはSPI転送のカウントを含みます。SPIインターフェースはFPGAのシリアルPROMをプログラムするために使用されます。

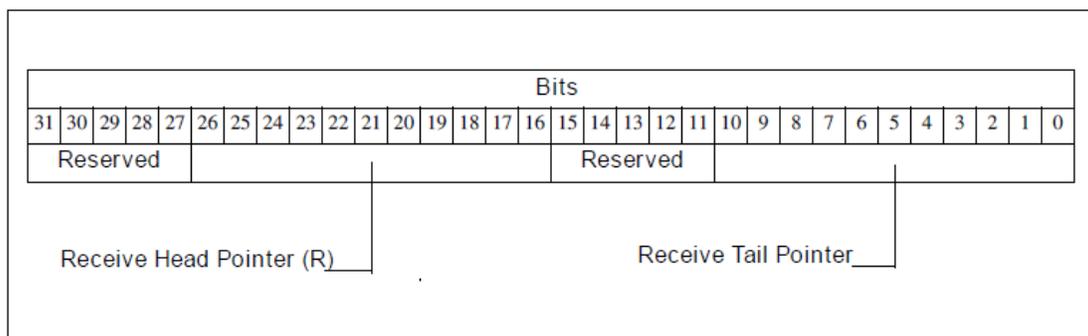
Offset: 3100



図A-26 RCIM III GPS Receive Pointers (GRXP)

GPS Receive PointerはオプションのGPSモジュールとの通信で使用されます。

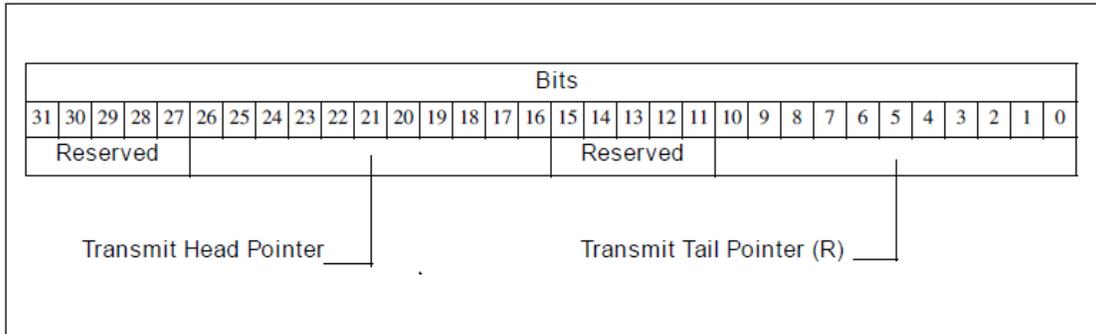
Offset: 3200



図A-27 RCIM III GPS Transmit Pointers (GTXP)

GPS Transmit PointerはオプションのGPSモジュールとの通信で使用されます。

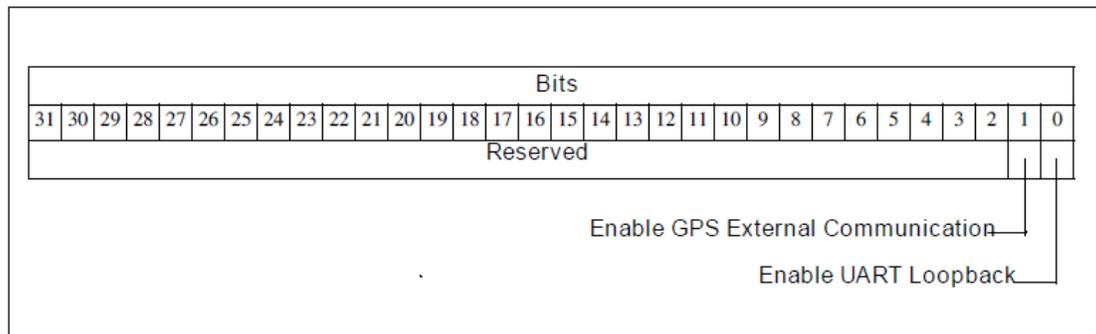
Offset: 3204



図A-28 RCIM III GPS Debug Control Register (GDCR)

GPS Debug Control Registerはテストおよびデバッグ中に使用されるビットを含みます。これらのビットのいずれかを設定するとGPSモジュールとのRCIM通信が無効となります。

Offset: 3208

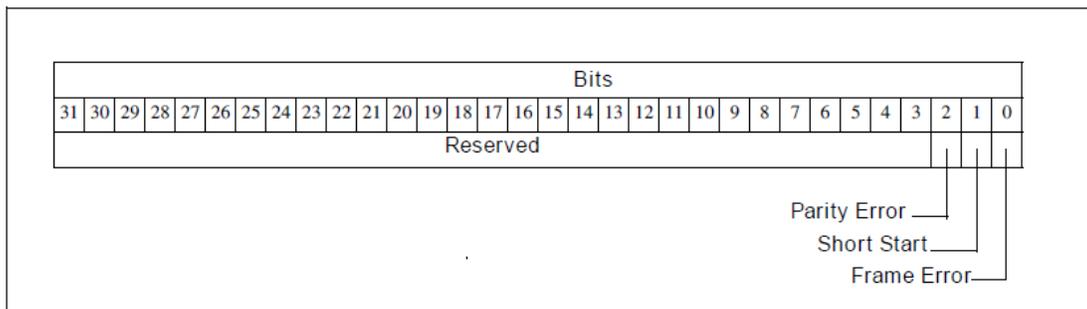


図A-29 RCIM III GPS Communication Error Register (GCER)

GPS Communication Error RegisterはGPSモジュールとの通信エラーに関する情報を含みます。

このレジスタへの書き込みはGPSモジュールへの通信インターフェースをリセットします。

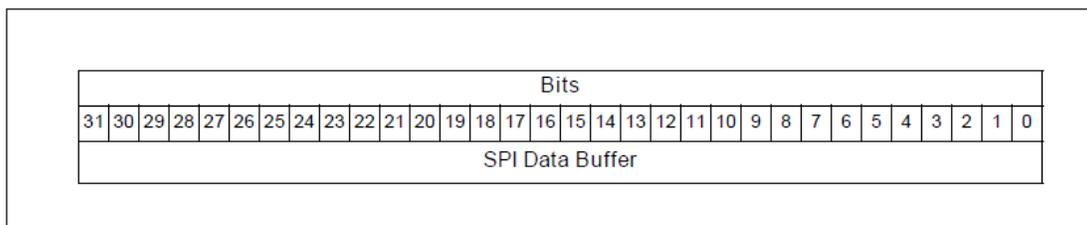
Offset: 320C



図A-30 RCIM III SPI Data Buffer (SDB)

これはSPIのデータ領域です。

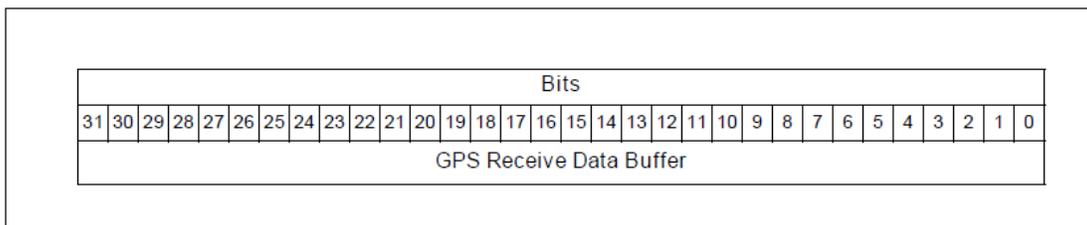
Offset: 3800 to 3FFF



図A-31 RCIM III GPS Receive Data Buffer (GRDB)

これはGPSの受信データ領域です。

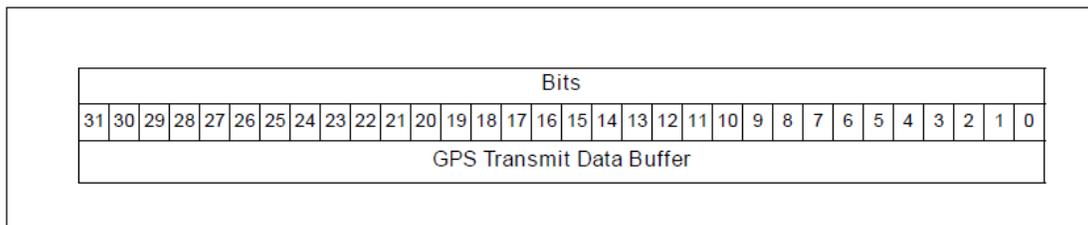
Offset: 4000 to 47FF



図A-32 RCIM III GPS Transmit Data Buffer (GRDB)

これはGPSの転送データ領域です。

Offset: 4800 to 4FFF



RCIM IIレジスタ

本項にはRCIM IIボードのアドレス・マップとレジスタが含まれます。

RCIM IIアドレス・マップ

Address	Function
0xFFFF0000	Board Status/Control Register (BSCR)
0xFFFF0004	Firmware Rev/Options Present Register (FWOP)
0xFFFF0010	Interrupt Enable Register #1 (IER1)
0xFFFF0014	Interrupt Enable Register #2 (IER2)
0xFFFF0020	Interrupt Request Register #1 (IRR1) (Write Only)
0xFFFF0024	Interrupt Request Register #2 (IRR2) (Write Only)
0xFFFF0020	Interrupt Pending Register #1 (IPR1) (Read Only)
0xFFFF0024	Interrupt Pending Register #2 (IPR2) (Read Only)
0xFFFF0030	Interrupt Clear Register #1 (ICR1)
0xFFFF0034	Interrupt Clear Register #2 (ICR2)
0xFFFF0040	Interrupt Arm Register #1 (IAR1)
0xFFFF0044	Interrupt Arm Register #2 (IAR2)
0xFFFF0050	Interrupt Select Level Register #1 (ISLR1)
0xFFFF0054	Interrupt Select Level Register #2 (ISLR2)
0xFFFF0060	Interrupt Select Polarity Register #1 (ISPR1)
0xFFFF0064	Interrupt Select Polarity Register #2 (ISPR2)
0xFFFF0070	External Interrupt Routing Register #1 (EIRR1)
0xFFFF0074	External Interrupt Routing Register #2 (EIRR2)
0xFFFF0078	External Interrupt Routing Register #3 (EIRR3)
0xFFFF0080	Cable Interrupt Routing Register #1 (CIRR1)
0xFFFF0084	Cable Interrupt Routing Register #2 (CIRR2)
0xFFFF0088	Cable Interrupt Routing Register #3 (CIRR3)
0xFFFF00A0	PCI Interrupt A Routing Register #1 (PARR1)
0xFFFF00A4	PCI Interrupt A Routing Register #2 (PARR2)
0xFFFF00B0	PCI Interrupt B Routing Register #1 (PBRR1)
0xFFFF00B4	PCI Interrupt B Routing Register #2 (PBRR2)
0xFFFF00C0	PCI Interrupt C Routing Register #1 (PCRR1)
0xFFFF00C4	PCI Interrupt C Routing Register #2 (PCRR2)
0xFFFF00D0	PCI Interrupt D Routing Register #1 (PDRR1)
0xFFFF00D4	PCI Interrupt D Routing Register #2 (PDRR2)
0xFFFF0100	DDS Adjust Register #1 (DDS)
0xFFFF0200	PPS Snapshot Register (PPS) (Read Only)
0xFFFF0300	GPS Transmit/Receive Register (GPS)
0xFFFF0400	Clear Cable Errors (CCERR) (Write Only)
0xFFFF1000	Tick Clock Upper (TCU)
0xFFFF1008	Tick Clock Lower (TCL)
0xFFFF1010	Tick Clock Status/Control (TCSC)

Address	Function
0xXXXX1100	POSIX Clock Seconds (PCS)
0xXXXX1108	POSIX Clock Nanoseconds (PCN)
0xXXXX1110	POSIX Clock Status/Control (PCSC)
0xXXXX1114	POSIX Clock Skip/Add Time (PCSAT) (Write Only)
0xXXXX2000	RTC #0 Control (RTC0C)
0xXXXX2010	RTC #0 Timer (RTC0T)
0xXXXX2014	RTC #0 Repeat (RTC0R)
0xXXXX2020	RTC #1 Control (RTC1C)
0xXXXX2030	RTC #1 Timer (RTC1T)
0xXXXX2034	RTC #1 Repeat (RTC1R)
0xXXXX2040	RTC #2 Control (RTC2C)
0xXXXX2050	RTC #2 Timer (RTC2T)
0xXXXX2054	RTC #2 Repeat (RTC2R)
0xXXXX2060	RTC #3 Control (RTC3C)
0xXXXX2070	RTC #3 Timer (RTC3T)
0xXXXX2074	RTC #3 Repeat (RTC3R)
0xXXXX2080	RTC #4 Control (RTC4C)
0xXXXX2090	RTC #4 Timer (RTC4T)
0xXXXX2094	RTC #4 Repeat (RTC4R)
0xXXXX20A0	RTC #5 Control (RTC5C)
0xXXXX20B0	RTC #5 Timer (RTC5T)
0xXXXX20B4	RTC #5 Repeat (RTC5R)
0xXXXX20C0	RTC #6 Control (RTC6C)
0xXXXX20D0	RTC #6 Timer (RTC6T)
0xXXXX20D4	RTC #6 Repeat (RTC6R)
0xXXXX20E0	RTC #7 Control (RTC7C)
0xXXXX20F0	RTC #7 Timer (RTC7T)
0xXXXX20F4	RTC #7 Repeat (RTC7R)
0xXXXX3000	Programmable Interrupt Generator (PIG)
0xXXXX3010	Programmable Interrupt Generator Set (PIGS) (Write Only)
0xXXXX3020	Programmable Interrupt Generator Clear (PIGC) (Write Only)

RCIM IIレジスタ

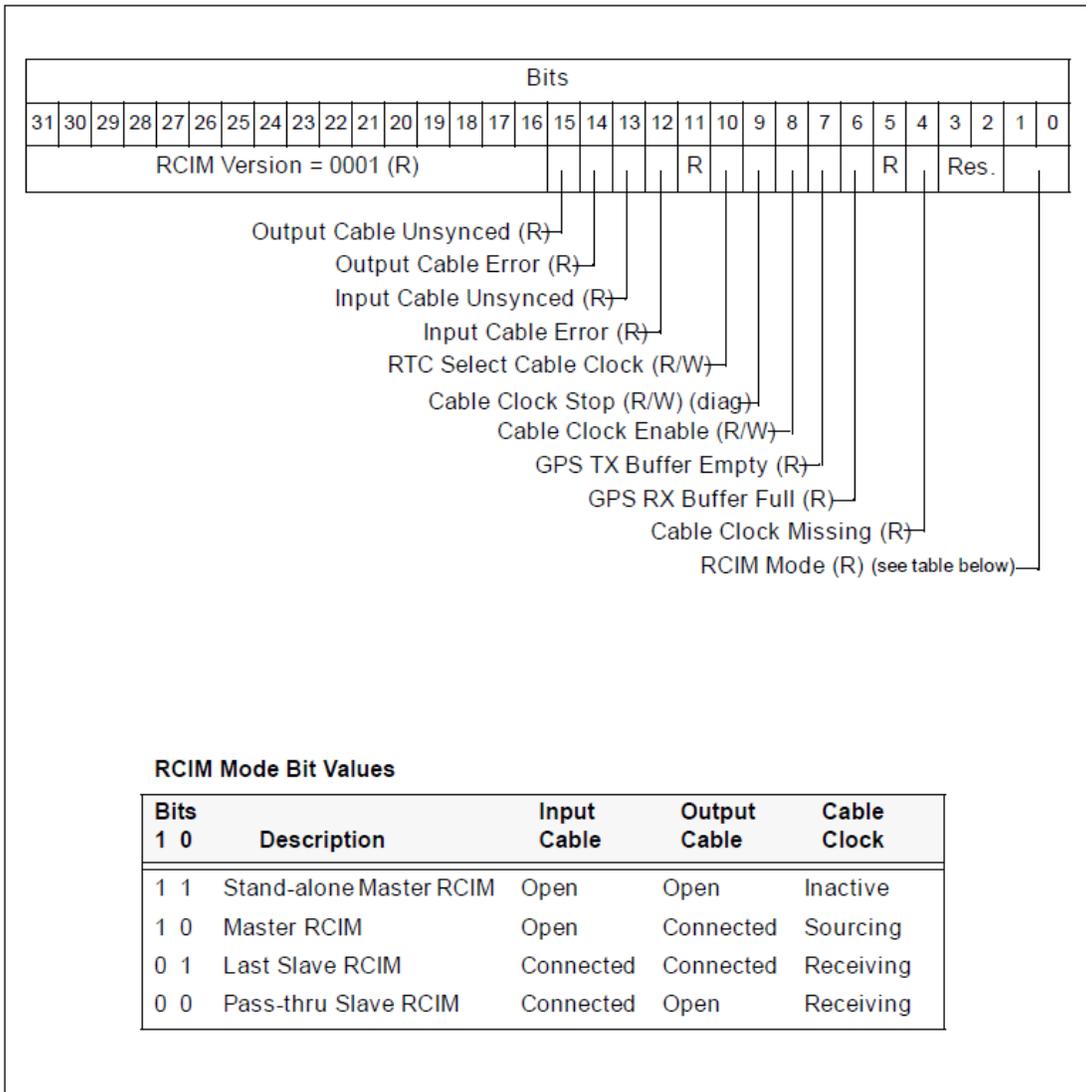
RCIM IIレジスタを本章内で図解します。

NOTE: 特に指定がない限り、ビットの値は1=on; 0=offとなります

図A-33 RCIM II Board Status/Control Register (BSCR)

本レジスタはRCIM IIボードの特定の機能のステータスと制御を提供します。

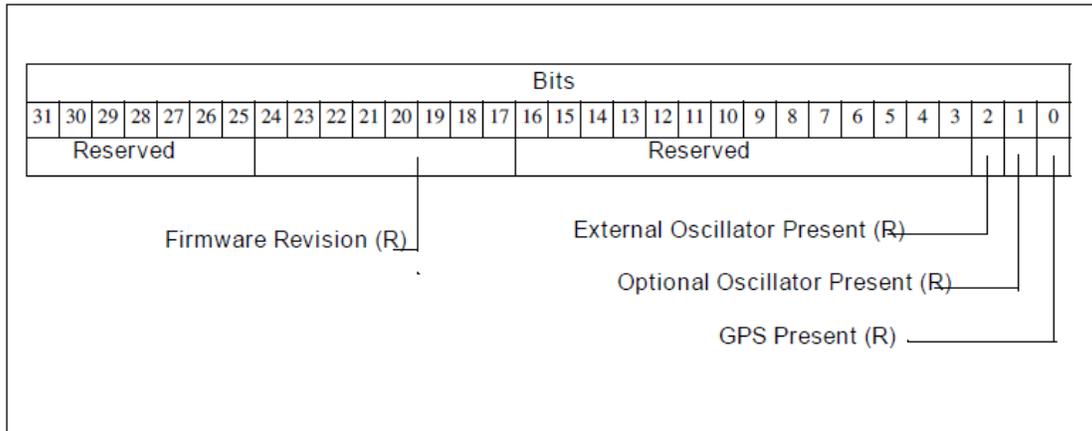
Offset: 0000



図A-34 RCIM II Firmware Revision/Options Present Register (FWOP)

本レジスタはこのRCIMボードに存在するオプションとファームウェアのリビジョンに関する情報を提供します。

Offset: 00004



図A-35 RCIM II Interrupt Enable/Request/Pending/Clear/Arm/Level/Polarity Registers (IER, IRR, IPR, ICR, IAR, ISLR, ISPR)

Enable Register (IER)は選択された割込みを有効にします。

Request Register (IRR)は選択された割込みのソフトウェア駆動要求です。

Pending Registers (IPR)は要求を保留します。

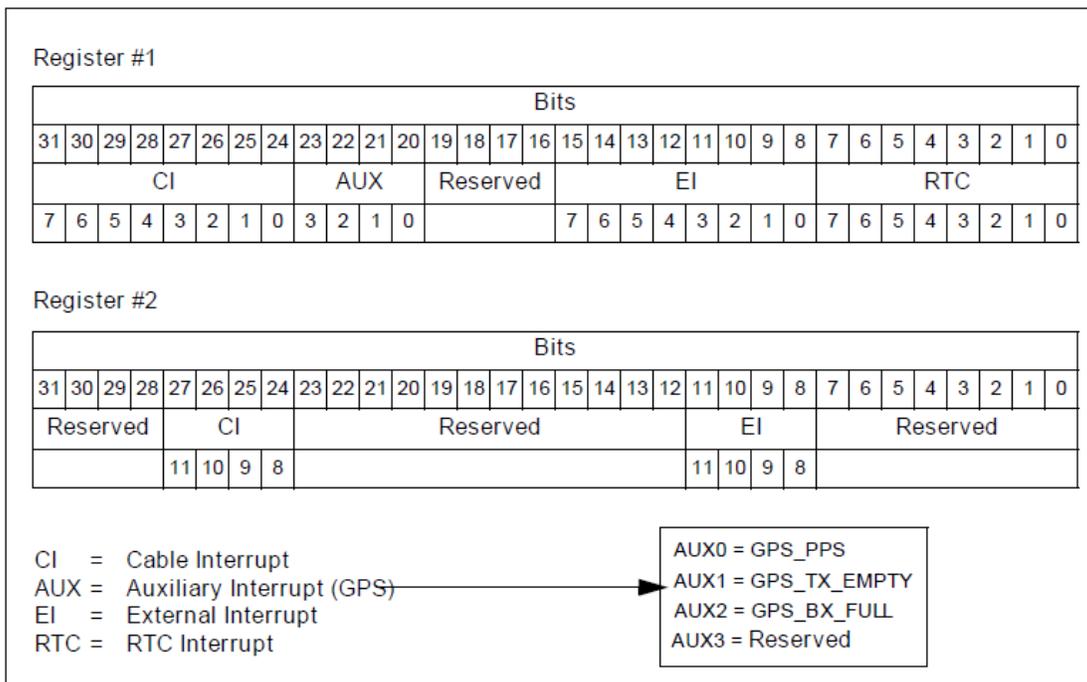
Clear Registers (ICR)は選択された割込みを解放します。

Arm Registers (IAR)はエッジ・トリガ用に選択された割込みを実装します。

Level Registers (ISLR)は選択された割込みに対してレベル(1)またはエッジ(0)を設定します。

Polarity Registers (ISPR)は選択された割込みに対してハイ(1)またはロー(0)の極性を設定します。

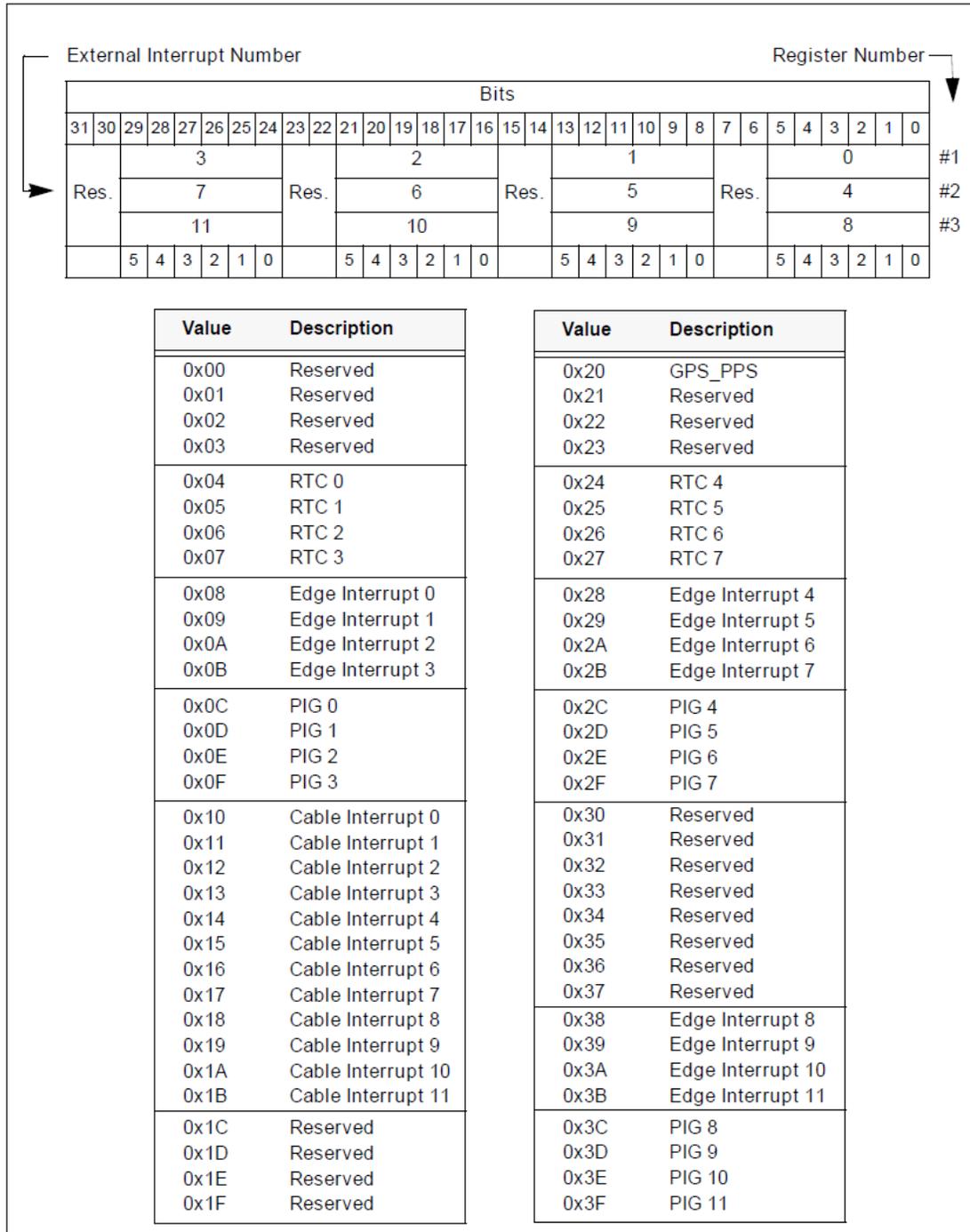
Offset: IER1: 0010, IER2: 0014, IRR1/IPR1: 0020, IRR2/IPR2: 0024, ICR1: 0030, ICR2: 0034,
IAR1: 0040, IAR2: 0044, ISLR1: 0050, ISLR2: 0054, ISPR1: 0060, ISPR2: 0064



図A-36 RCIM II External Interrupt Routing Registers (EIRR)

External Interrupt Routing Registersは選択された割込みを外部割込みコネクタへのルートに設定します。

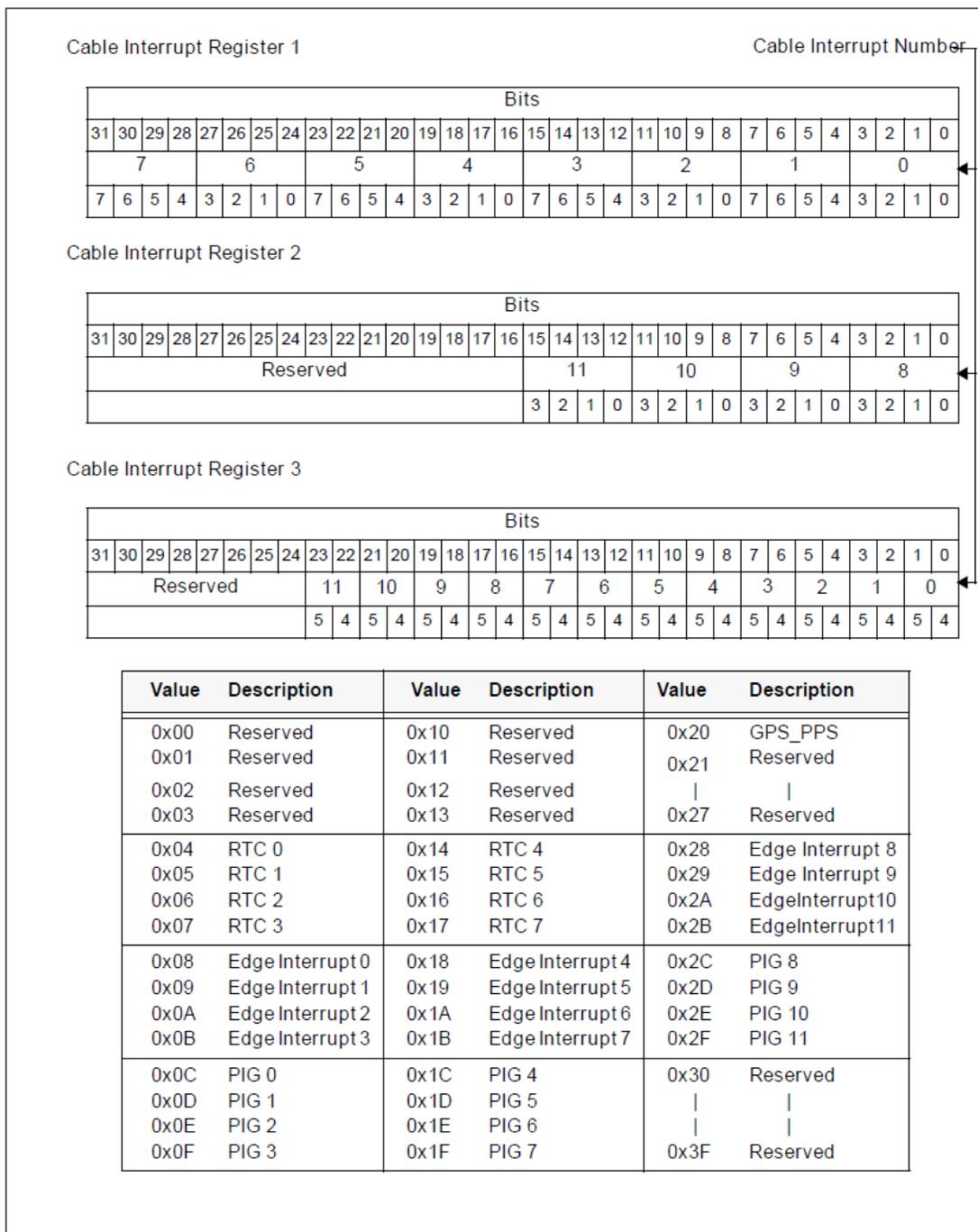
Offset: EIRR1: 0070, EIRR2: 0074, EIRR3: 0078



図A-37 RCIM II Cable Interrupt Routing Registers (CIRR)

Cable Interrupt Routing Registersは選択された割込みをRCIM相互接続ケーブルへのルートに設定します。

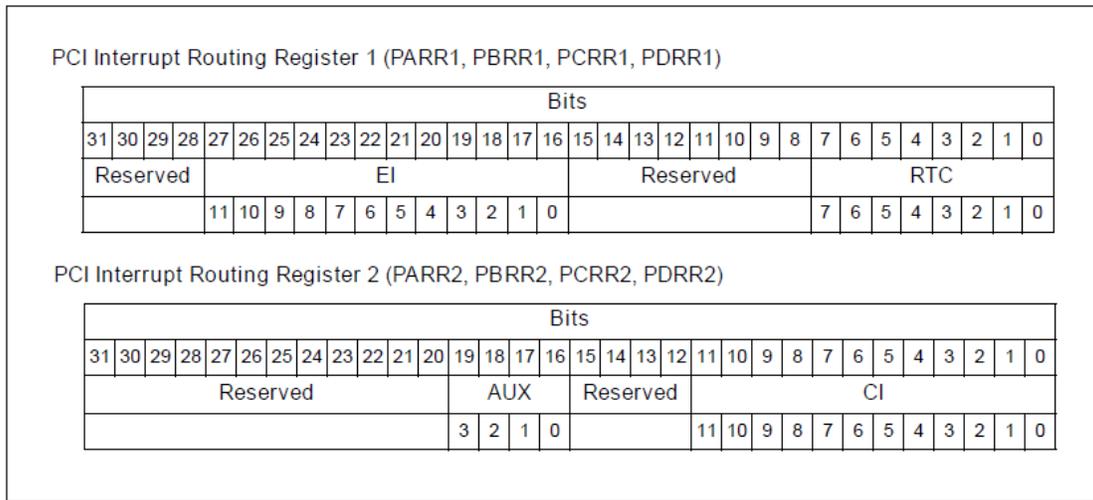
Offset: CIRR1: 0080, CIRR2: 0084, CIRR3: 0088



図A-38 RCIM II PCI Interrupt Routing Registers (PARR, PBRR, PCRR, PDRR)

PCI Interrupt Routing Registerのビットの設定は選択した割込みを指定されたPCI割込みへのルートに設定します。電源投入時の既定値は全てPCI Aへのルートに設定されています。複数のレジスタへのビットの設定は複数のPCI割込みラインを駆動します。

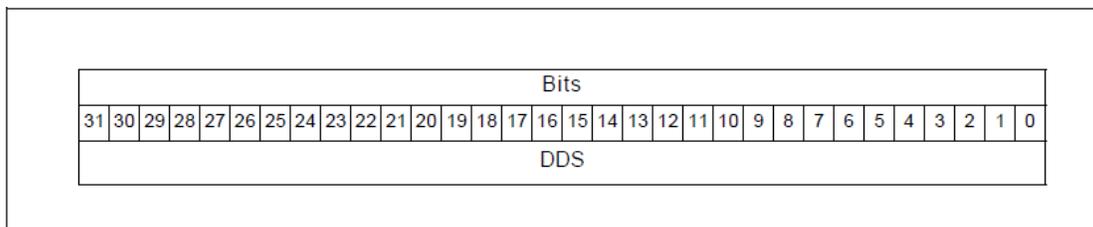
Offset: PARR1: 00A0, PARR2: 00A4, PBRR1: 00B0, PBRR2: B4, PCRR1: 00C0, PCRR2: 00C4, PDRR1: 00D0, PDRR2 00D4



図A-39 RCIM II DDS Adjust Register (DDS)

Direct Digital Synthesizer Adjust Registerへの書き込みは搭載されたAD9851 DDSに32bitの周波数制御ワードを取り込みます。

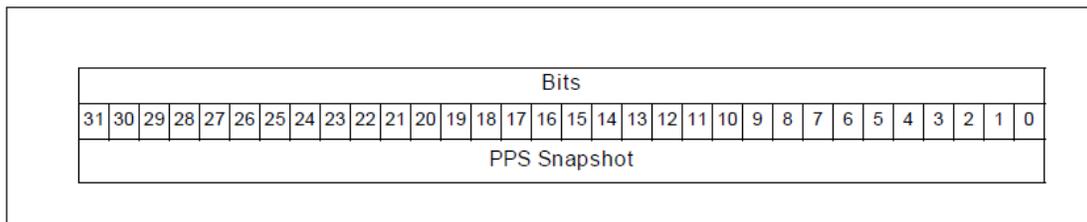
Offset: 0100



図A-40 RCIM II PPS Snapshot Register (PPS)

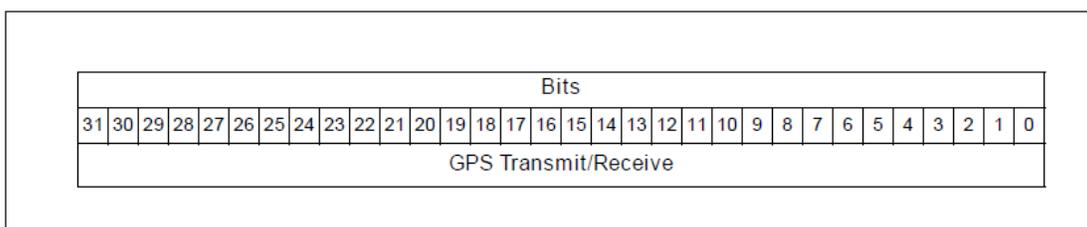
PPS Snapshot RegisterはPOSIXクロックのナノ秒領域と秒領域の2つのbitのスナップショットを含みます。スナップショットはGPS PPSシグナルが発生する度に取り込まれます。

Offset: 0200

**図A-41 RCIM II GPS Transmit/Receive Register (GPS)**

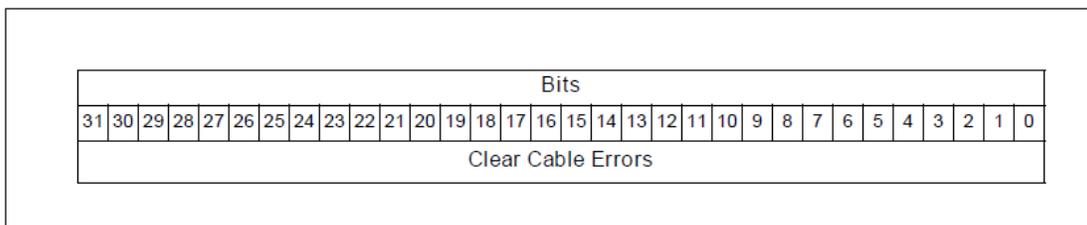
GPS Transmit/Receive RegisterはPCIバス・インターフェースを介したGPSモジュールとのシリアル通信で使用されます。

Offset: 0300

**図A-42 RCIM II Clear Cable Errors Register (CCERR)**

これは報告されたケーブル・エラーを消去する「書き込み専用」のレジスタです。データ領域は気にしないで下さい。

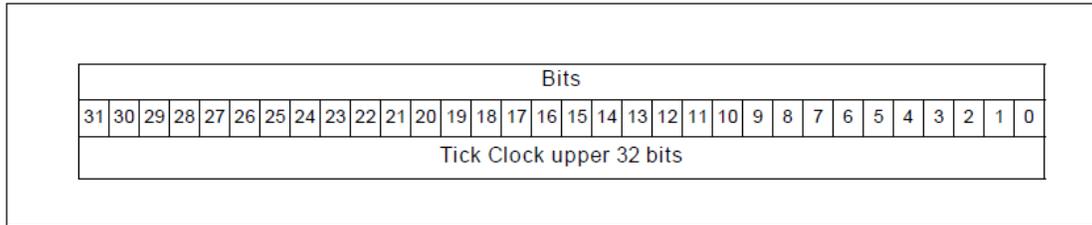
Offset: 0400



図A-43 RCIM II Tick Clock Upper Register (TCU)

本レジスタはティック・クロックの上位32bitを収納します。

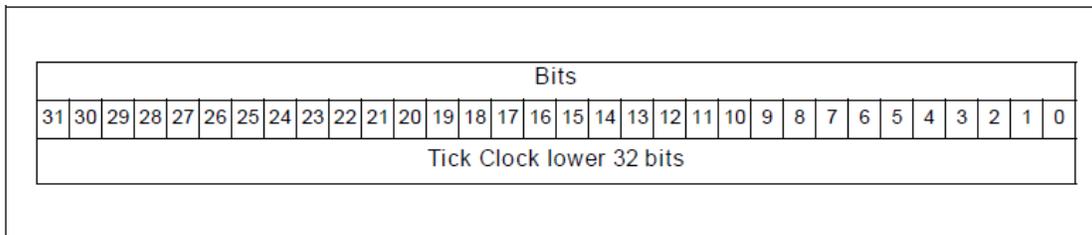
Offset: 1000



図A-44 RCIM II Tick Clock Lower Register (TCL)

本レジスタはティック・クロックの下位32bitを含みます。

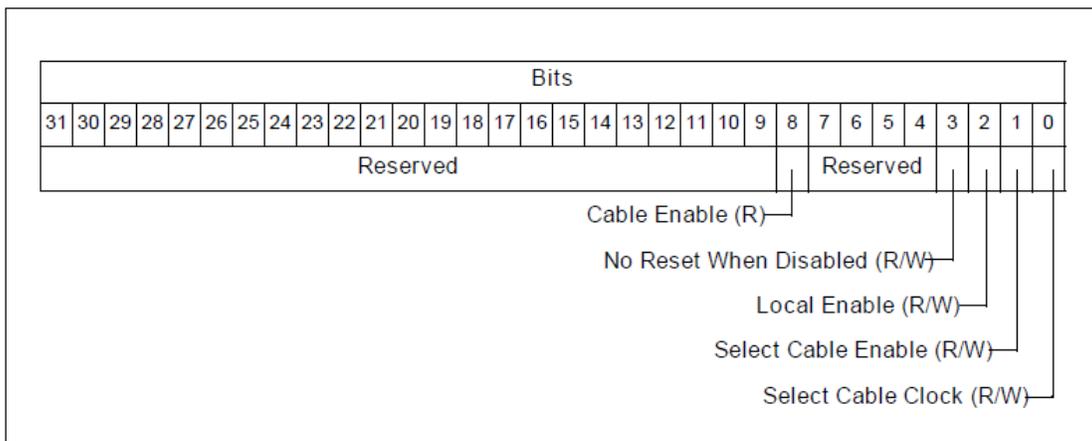
Offset: 1008



図A-45 RCIM II Tick Clock Status/Control Register (TCSC)

本レジスタはティック・クロックのステータスと制御を提供します。

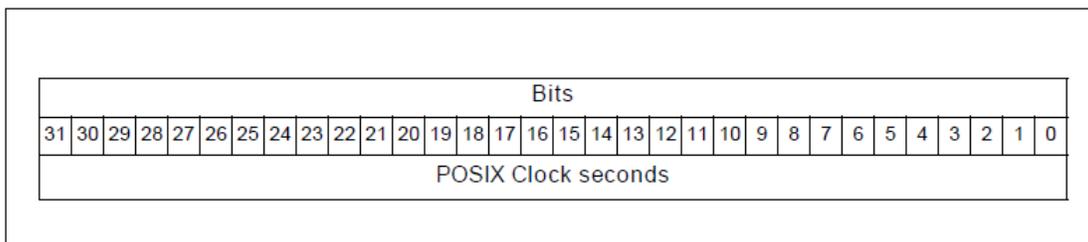
Offset: 1010



☒A-46 RCIM II POSIX Clock Seconds Register (PCS)

本レジスタはPOSIXクロックの秒を含みます。

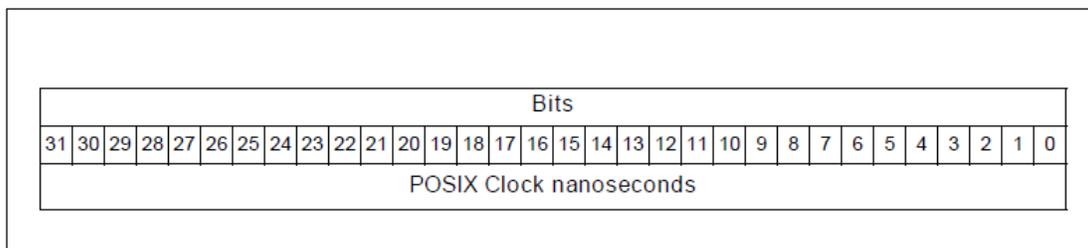
Offset: 1100



☒A-47 RCIM II POSIX Clock Nanoseconds Register (PCN)

本レジスタはPOSIXクロックのナノ秒を含みます。

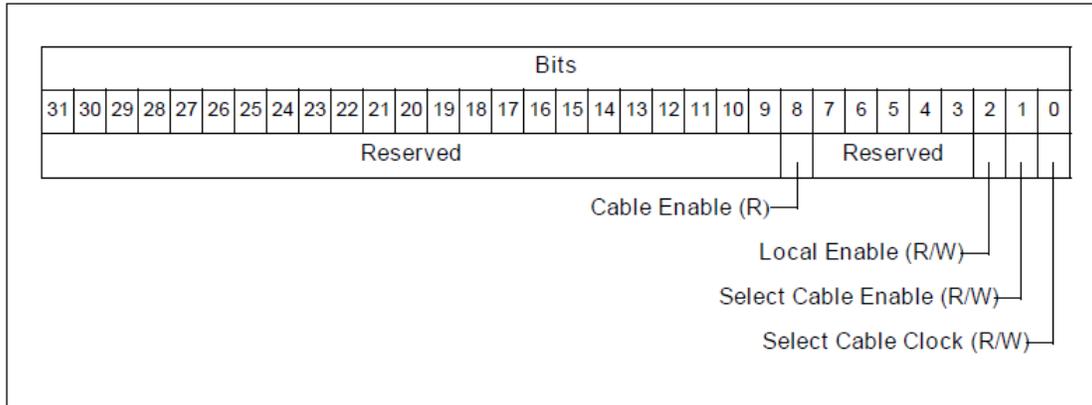
Offset: 1108



図A-48 RCIM II POSIX Clock Status/Control Register (PCSC)

本レジスタはPOSIXクロックのステータスと制御を提供します。

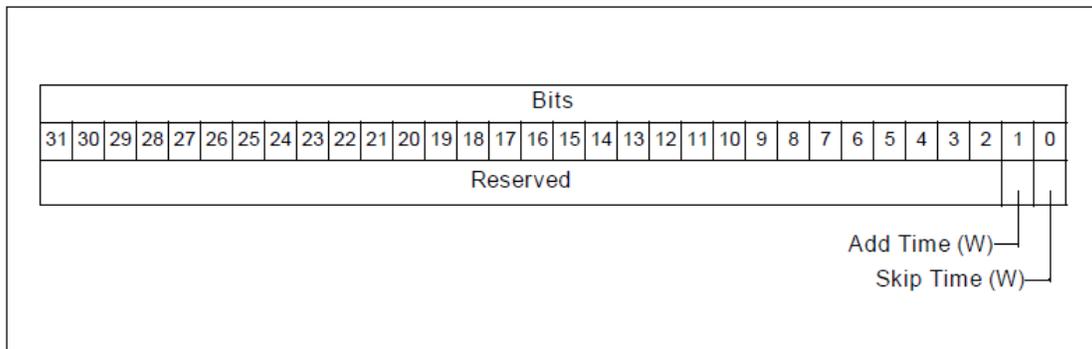
Offset: 1110



図A-49 RCIM II POSIX Clock Skip/Add Time Register (PCSAT)

本レジスタは400ナノ秒単位でPOSIXクロックの時間をスキップ/追加します。

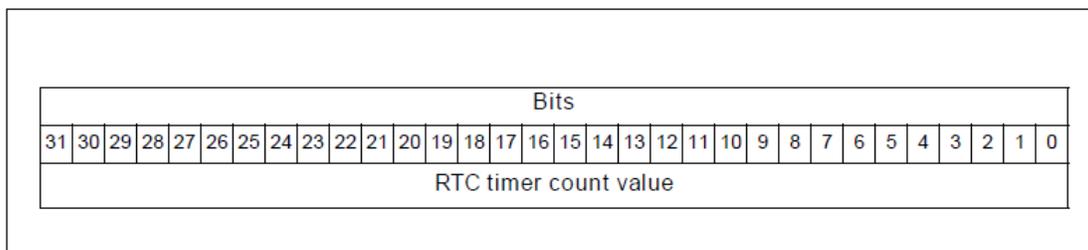
Offset: 1114



図A-50 RCIM II RTC Timer Registers (RTCT)

初期のRTCタイマー値はRTC Timer Registerに取り込まれます。現在のタイマー値は本レジスタから読み込まれます。NOTE: 本レジスタの読み取りはRCIMとの互換性のためにRTC Repeat Registerも読み込まれます。

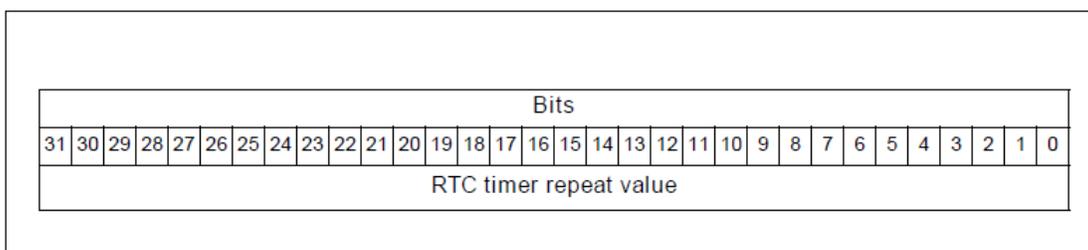
Offset: RTC0T: 2010, RTC1T: 2030, RTC2T: 2050, RTC3T: 2070, RTC4T: 2090, RTC5T: 20B0, RTC6T: 20D0, RTC7T: 20F0



図A-51 RCIM II RTC Repeat Registers (RTCR)

RTC Repeat Registerはリピートのカウント値を含みます。

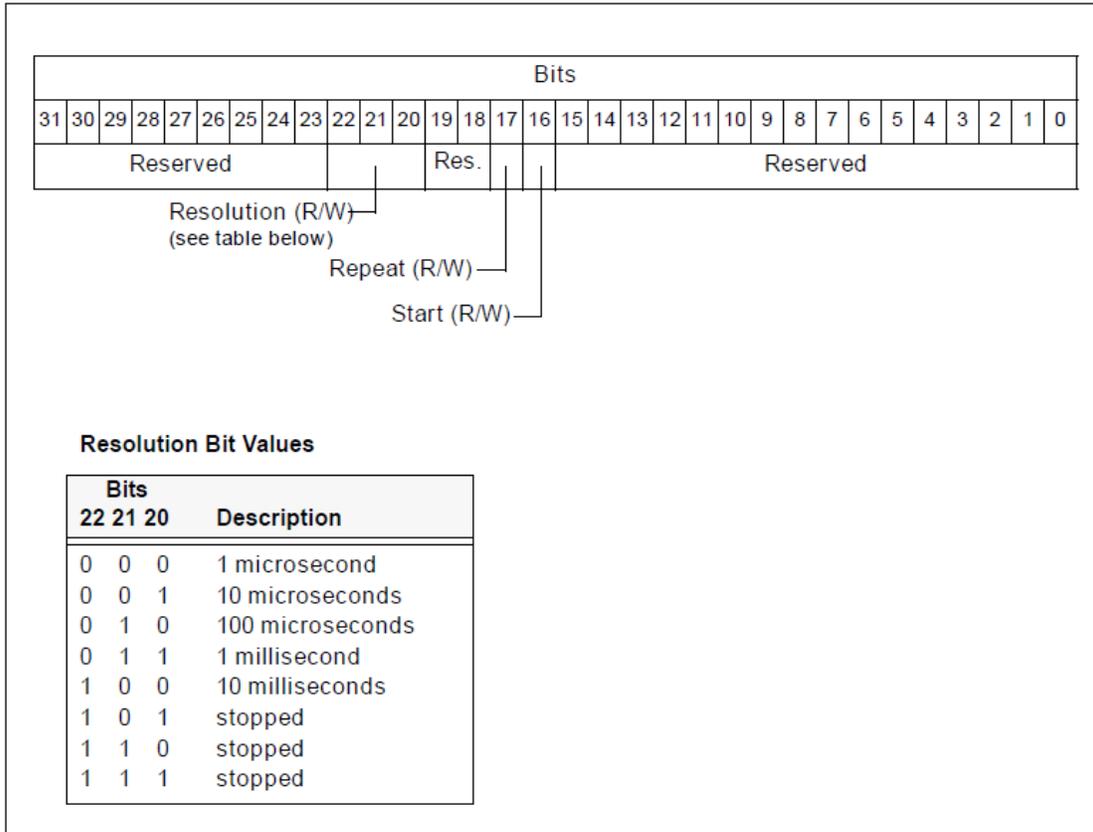
Offset: RTC0R: 2014, RTC1R: 2034, RTC2R: 2054, RTC3R: 2074, RTC4R: 2094, RTC5R: 20B4, RTC6R: 20D4, RTC7R: 20F4



図A-52 RCIM II RTC Control Registers (RTCC)

本レジスタはRTCの制御を提供します。

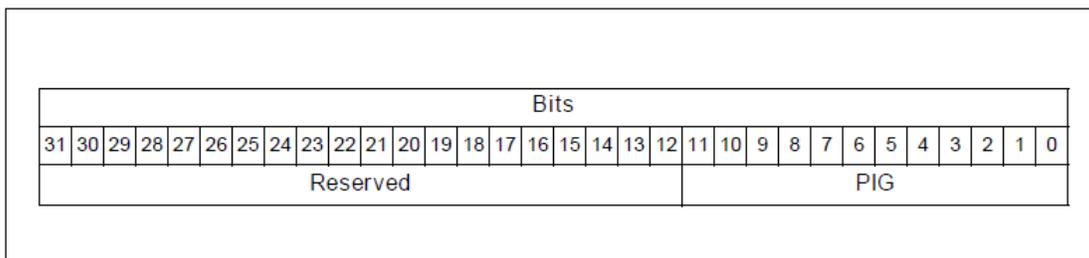
Offset: RTC0C: 2000, RTC1C: 2020, RTC2C: 2040, RTC3C: 2060, RTC4C: 2080, RTC5C: 20A0,
RTC6C: 20C0, RTC7C: 20E0



図A-53 RCIM II Programmable Interrupt Generator Register (PIG)

本レジスタはプログラマブル割込みを確認します。

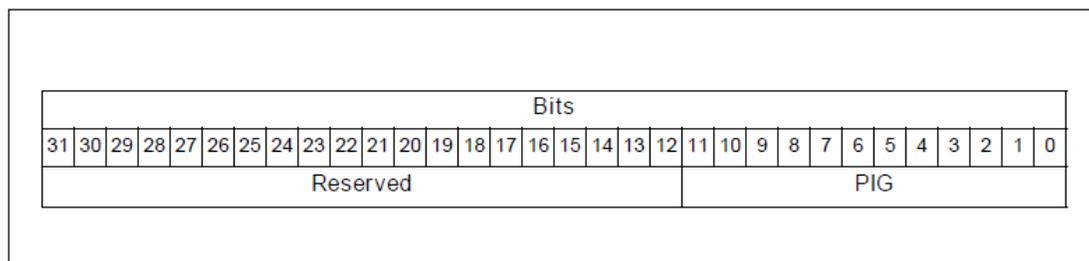
Offset: 3000



図A-54 RCIM II Programmable Interrupt Set/Clear Registers (PIGS, PIGC)

これらのレジスタへの書き込みは他のビットへ影響することなく Programmable Interrupt Register の単一ビットを設定/消去します。

Offset: PIGS: 3010, PIGC: 3020



RCIM Iレジスタ

本項にはRCIM Iボードのアドレス・マップとレジスタが含まれます。

RCIM Iアドレス・マップ

Address	Function
0xFFFF0000	Board Status/Control Register (BSCR)
0xFFFF0010	Interrupt Enable Register (IER)
0xFFFF0020	Interrupt Request Register (IRR) (Write Only)
0xFFFF0020	Interrupt Pending Register (IRR) (ReadOnly)
0xFFFF0030	Interrupt Clear Register (ICR)
0xFFFF0040	Interrupt Arm Register (IAR)
0xFFFF0050	Interrupt Select Level Register (ISLR)
0xFFFF0060	Interrupt Select Polarity Register (ISPR)
0xFFFF0070	External Interrupt Routing Register (EIRR)
0xFFFF0080	Cable Interrupt Routing Register (CIRR)
0xFFFF1000	Tick Clock Upper (TCU)
0xFFFF1008	Tick Clock Lower (TCL)
0xFFFF1010	Tick Clock Status/Control (TCSC)
0xFFFF1100	POSIX Clock Seconds (PCS)
0xFFFF1108	POSIX Clock Nanoseconds (PCN)
0xFFFF1110	POSIX Clock Status/Control (PCSC)
0xFFFF2000	RTC #0 Control
0xFFFF2010	RTC #0 Timer
0xFFFF2020	RTC #1 Control
0xFFFF2030	RTC #1 Timer
0xFFFF2040	RTC #2 Control
0xFFFF2050	RTC #2 Timer
0xFFFF2060	RTC #3 Control
0xFFFF2070	RTC #3 Timer
0xFFFF3000	Programmable Interrupt Generator (PIG)

RCIM Iレジスタ

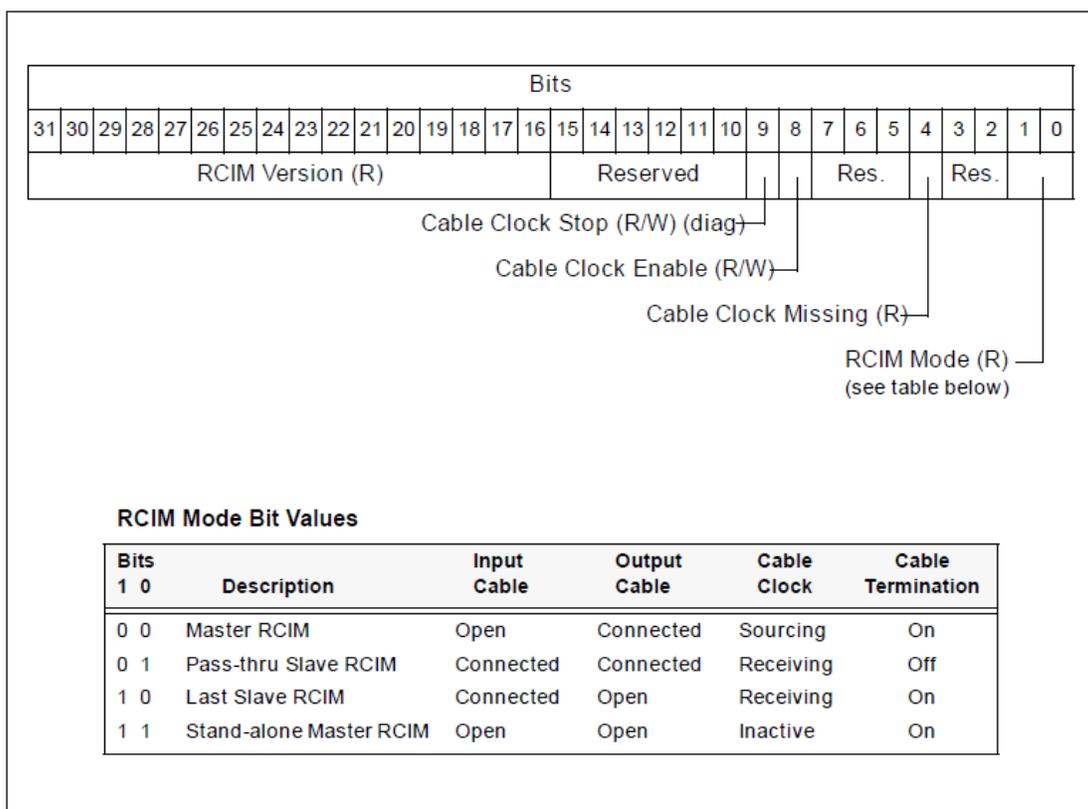
RCIM Iレジスタを本章内で図解します。

NOTE: 特に指定がない限り、ビットの値は1=on; 0=offとなります

図A-55 RCIM I Board Status/Control Register (BSCR)

本レジスタはRCIM Iボードの特定の機能のステータスと制御を提供します。

Offset: 0000



図A-56 RCIM I Interrupt Enable/Request/Pending/Clear/ARM/Level/Polarity Registers (IER, IRR, IPR, ICR, IAR, ISLR, ISPR)

Enable Register (IER)は選択された割込みを有効にします。
 Request Register (IRR)は選択された割込みのソフトウェア駆動要求です。
 Pending Registers (IPR)は要求を保留します。
 Clear Registers (ICR)は選択された割込みを解放します。
 Arm Registers (IAR)はエッジ・トリガ用に選択された割込みを実装します。
 Level Registers (ISLR)は選択された割込みに対してレベル(1)またはエッジ(0)を設定します。
 Polarity Registers (ISPR)は選択された割込みに対してハイ(1)またはロー(0)の極性を設定します。

Offset: IER: 0010, IRR/IPR: 0020, ICR: 0030, IAR: 0040, ISLR: 0050, ISPR: 0060

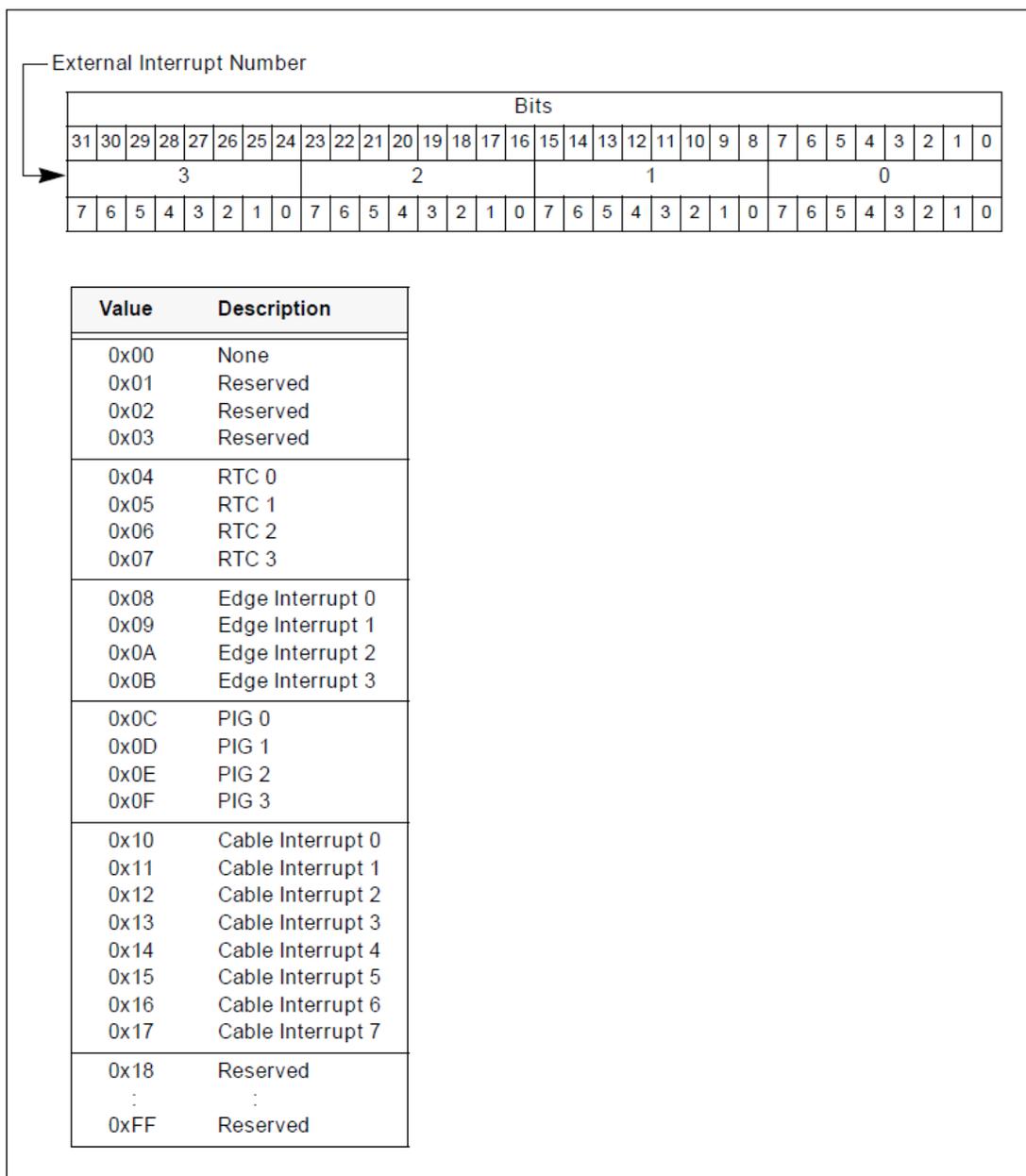
Bits																															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CI								Reserved				PIG				Reserved				EI				Reserved				RTC			
7	6	5	4	3	2	1	0					3	2	1	0					3	2	1	0					3	2	1	0

CI = Cable Interrupt
 PIG = Programmable Interrupt Generator
 EI = External Interrupt
 RTC = RTC Interrupt

図A-57 RCIM I External Interrupt Routing Register (EIRR)

External Interrupt Routing Registersは選択された割込みを外部割込みコネクタへのルートに設定します。

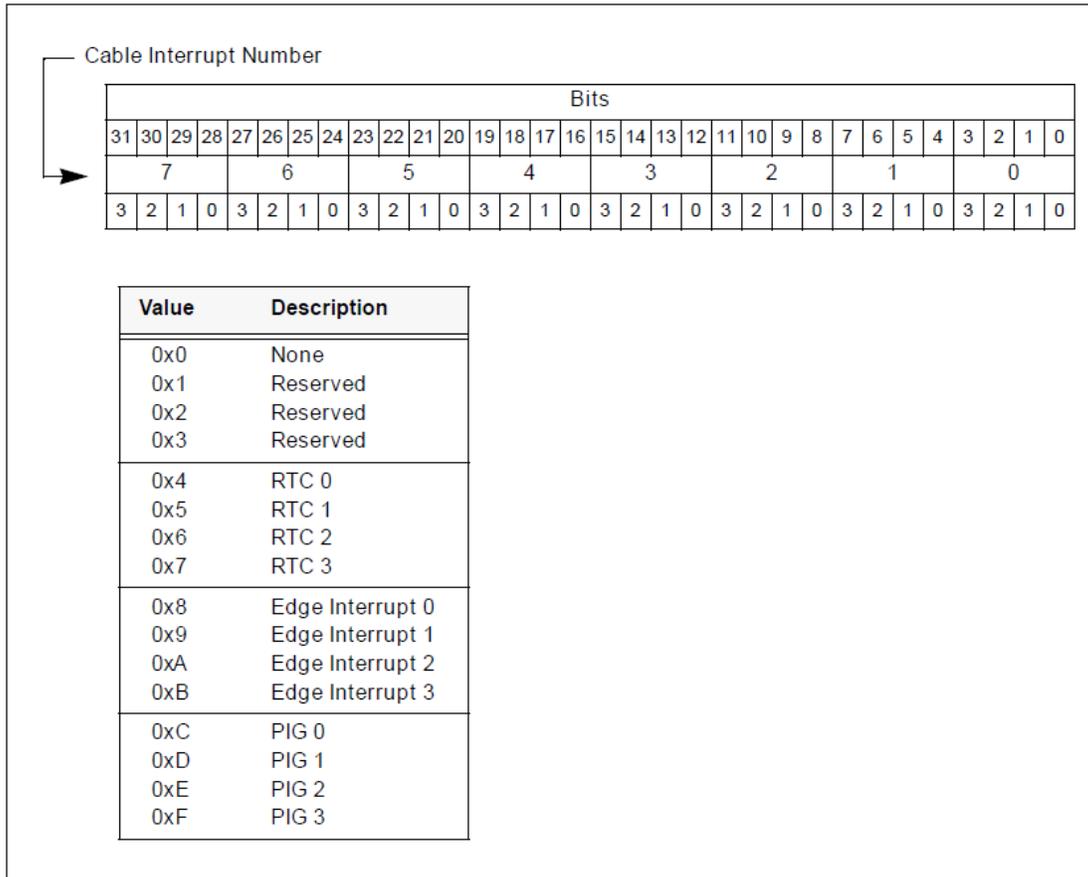
Offset: 0070



図A-58 RCIM I Cable Interrupt Routing Register (CIRR)

Cable Interrupt Routing Registersは選択された割込みをRCIM相互接続ケーブルへのルートに設定します。

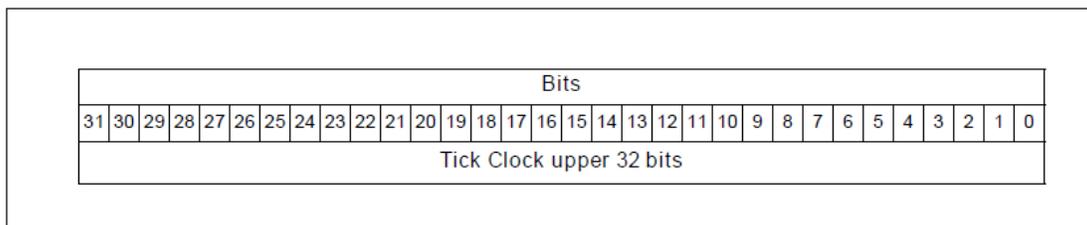
Offset: 0080



図A-59 RCIM I Tick Clock Upper Register (TCU)

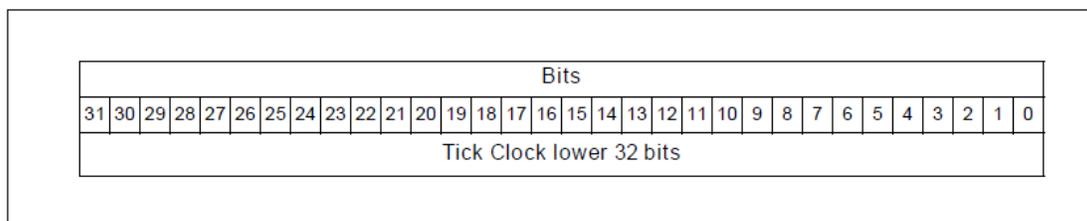
本レジスタはティック・クロックの上位32bitを収納します。

Offset: 1000

**図A-60 RCIM I Tick Clock Lower Register (TCL)**

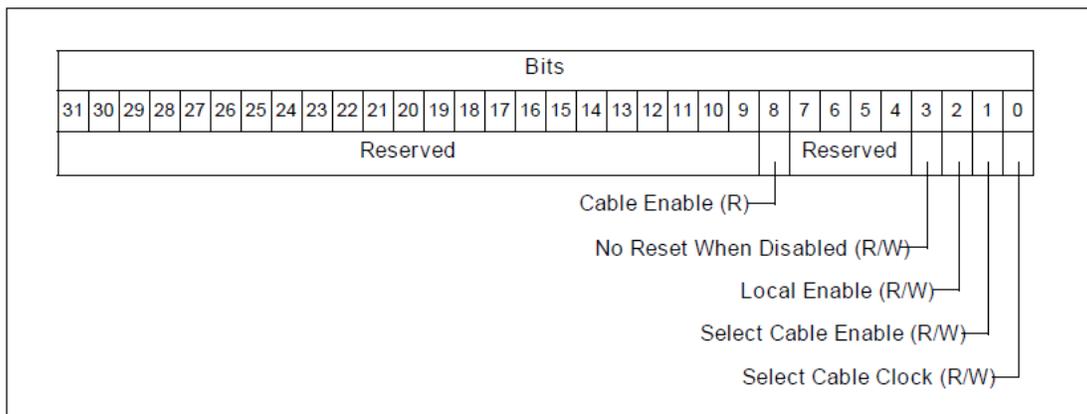
本レジスタはティック・クロックの下位32bitを含みます。

Offset: 1004

**図A-61 RCIM I Tick Clock Status/Control Register (TCSC)**

本レジスタはティック・クロックのステータスと制御を提供します。

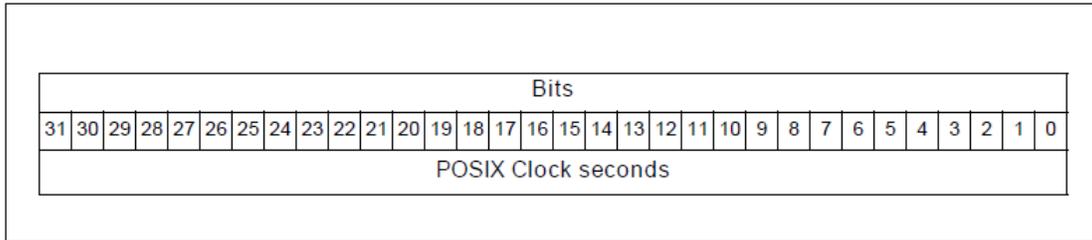
Offset: 1010



図A-62 RCIM I POSIX Clock Seconds Register (PCS)

本レジスタはPOSIXクロックの秒を含みます。

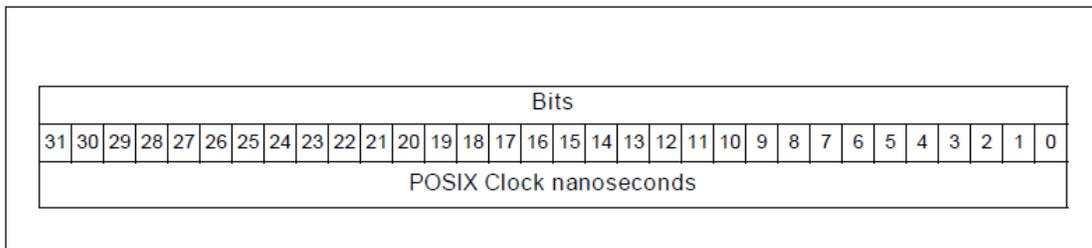
Offset: 1100



図A-63 RCIM I POSIX Clock Nanoseconds Register (PCN)

本レジスタはPOSIXクロックのナノ秒を含みます。

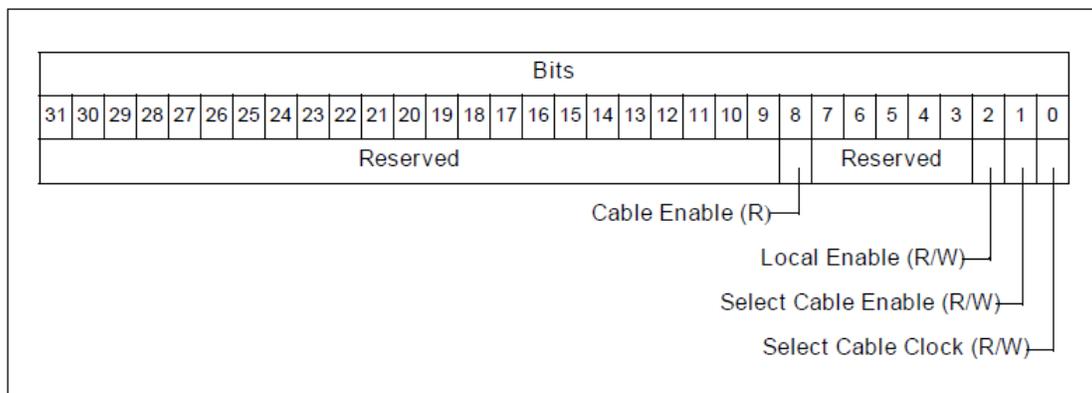
Offset: 1104



図A-64 RCIM I POSIX Clock Status/Control Register (PCSC)

本レジスタはPOSIXクロックのステータスと制御を提供します。

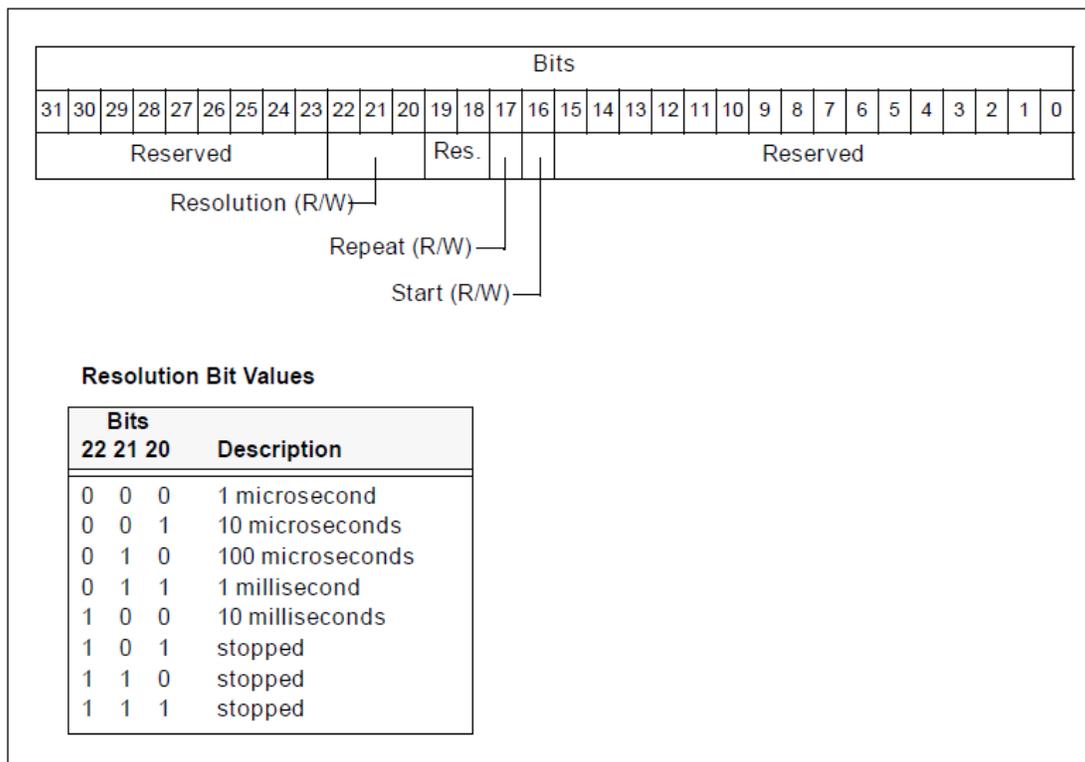
Offset: 1110



図A-65 RCIM I RTC Control Registers

本レジスタはRTCの制御を提供します。

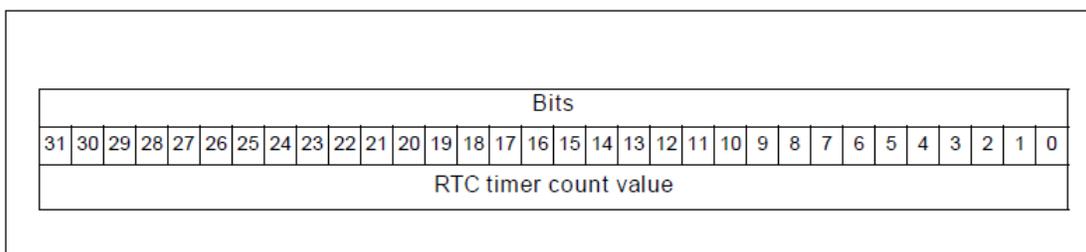
Offset: RTC #0: 2000, RTC #1: 2020, RTC #2: 2040, RTC #3: 2060



図A-66 RCIM I RTC Timer Registers

初期のRTCタイマー値はRTC Timer Registerに取り込まれます。現在のタイマー値は本レジスタから読み込まれます。

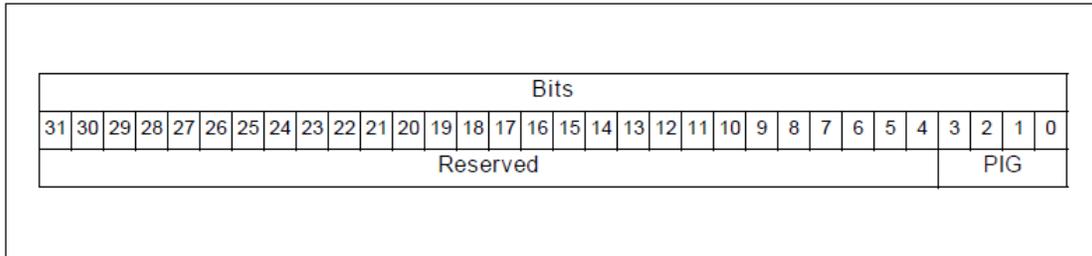
Offset: RTC #0: 2010, RTC #1: 2030, RTC #2: 2050, RTC #3: 2070



図A-67 RCIM I Programmable Interrupt Generator Register (PIG)

PIG Registerはプログラマブル割込みを確認します。

Offset: 3000



RCIMケーブル伝搬遅延の計算

本付録はケーブル接続がシグナルの遅延をもたらすかどうかを割り出すための計算を提供します。

RCIM III

相互接続された各RCIM IIIボード間の最大ケーブル長は30メートル(～100フィート)です。

クロックはティックあたり400ナノ秒で動作します。クロック・シグナルがチェーン内の特定のスレーブに到達するのに400ナノ秒以上掛かる場合、クロックの歪みはその時点から始まります。クロックは各パススルー・スレーブにより再駆動されます。

ケーブル上の連続的なデータを同期および再駆動するため、RCIMチェーンに追加された各RCIM IIIは約50ナノ秒の遅延に加えて、ケーブル1メートル毎におよそ～7ナノ秒もしくはケーブル30メートル毎に～200ナノ秒増加します。

30メートルのケーブルを使ったRCIMチェーン内の2台のシステムは400ナノ秒のクロック・ティック以内で動作します。2台以上とすると厳密な同期からは劣る結果となります。

パススルー・スレーブのシステムが電源OFFである場合、ケーブル・クロックはそこから下流のスレーブへは伝達されないことに注意して下さい。このケースでは、下流のスレーブはケーブル・クロックの代わりにローカルの発信器を使用します。

クロック・レベルの歪みがアプリケーションで容認できるかどうかを決定するには、ユーザーはチェーン内の各RCIMおよびケーブルに関連する遅延を認識する必要だけがあります。

RCIM II

相互接続された各RCIM IIボード間の最大ケーブル長は30フィートです。

クロックはティックあたり400ナノ秒で動作します。クロック・シグナルがチェーン内の特定のスレーブに到達するのに400ナノ秒以上掛かる場合、クロックの歪みはその時点から始まります。クロックは各パススルー・スレーブにより再駆動されます。

ケーブル上の連続的なデータを同期および再駆動するため、RCIMチェーンに追加された各RCIM IIは約150ナノ秒の遅延に加えて、ケーブル1フィート毎におよそ2ナノ秒もしくはケーブル30フィート毎に60ナノ秒増加します。

RCIMチェーン内の3台のシステムは要求される400ナノ秒以内で動作します。3台以上とすると厳密な同期からは劣る結果となります。

パススルー・スレーブのシステムが電源OFFである場合、ケーブル・クロックはそこから下流のスレーブへは伝達されないことに注意して下さい。このケースでは、下流のスレーブはケーブル・クロックの代わりにローカルの発信器を使用します。

チェーン接続が異なる場所で異なるグラウンド(GND)を使って行われる場合、グラウンド・ループのリスクについてConcurrentの担当者に相談して下さい。

RCIM I

同期ケーブル長は、マスターRCIMから最終スレーブまでのケーブル・クロック・シグナルの最悪のケースの伝搬遅延により制約されます。クロックはティックあたり400ナノ秒で動作します。クロック・シグナルがチェーン内の所定のスレーブに到達するのに400ナノ秒以上掛かる場合、クロックの歪みはその時点から始まります。クロックは各パススルー・スレーブにより再駆動されます。もし受信+送信が等しい時間が掛かるものとみなす場合、動作の半分それぞれが約8.5ナノ秒、つまりシグナルが再駆動するのにRCIM毎に17ナノ秒掛かります。

ケーブルの中を伝わるシグナルの伝搬遅延は1フィート当たり2ナノ秒です。10フィート進むのに20ナノ秒掛かる事になります：

$$2\text{ns/ft} * 10\text{ft} = 20\text{ns}$$

ケーブル長は可能な限り最小とするべきです。等しい長さにする必要はありません。

以下の式はケーブル長の制限を計算する方法について説明しています：

$$\text{伝搬遅延の合計(ケーブル)} + \text{伝搬遅延の合計(RCIM)} \leq 400\text{ナノ秒}$$

内容：

$$\text{伝搬遅延の合計(RCIM)} = (\text{チェーン内のRCIMの数} - 1) * 17\text{ナノ秒}$$

$$\text{伝搬遅延の合計(ケーブル)} = (\text{チェーン内の全ケーブルのフィートでの全長}) * 2\text{ナノ秒}$$

次の例は6台のシステムを含むRCIMチェーンでの計算を説明しています：

$$\begin{aligned} \text{伝搬遅延の合計(RCIM)} &= (\text{チェーン内のRCIMの数} - 1) * 17\text{ナノ秒} \\ &= (6-1) * 17\text{ナノ秒} \\ &= 5 * 17\text{ナノ秒} \\ &= 85\text{ナノ秒} \end{aligned}$$

$$\begin{aligned} \text{伝搬遅延の合計(ケーブル)} &\leq 400\text{ナノ秒} - \text{伝搬遅延の合計(RCIM)} \\ &\leq 400\text{ナノ秒} - 85\text{ナノ秒} \\ &\leq 315\text{ナノ秒} \end{aligned}$$

$$\begin{aligned} \text{365ナノ秒以内では、シグナルはフィートあたり315ナノ秒 / 2ナノ秒} \\ &= 315 / 2 \text{ フィート} \\ &= 157.5 \text{ フィート} \end{aligned}$$

結果： 6台のシステムでは、ケーブルの全長は157.5フィートを超えることは出来ない。

これらの計算は論理上のものであり環境で変化する可能性があります。これらは「大体の目安」とするものです。伝搬遅延の合計が400ナノ秒に近づくほど、クロックの歪みを招くリスクもより大きくなります。

伝搬遅延を最小化するために可能な限り互いに近づけてシステムを設置することを推奨します。RCIMケーブルの経路を計画する際に極度な高RFノイズまたは高温環境の中での長時間運用は避ける必要があります。

パススルー・スレーブのシステムが電源OFFである場合、ケーブル・クロックはそこから下流のスレーブへは伝達されないことに注意して下さい。このケースでは、下流のスレーブはケーブル・クロックの代わりにローカルの発振器を使用します。

Paths

/dev/rcim_uart 3-7
/etc/init.d/rcim 2-20
/etc/init.d/rcim_clocksync 3-6
/etc/sysconfig/rcim_clocksync 3-6
/proc/driver/rcim0 3-11
/usr/include/linux/rcim_ctl.h 3-11
/usr/include/linux/rcim.h 3-3

A

アドレス・マップ
 RCIM I A-36
 RCIM II A-21
 RCIM III A-1
割込みの実装 3-13, 3-19

B

ボード説明図
 RCIM I 2-13
 RCIM II 2-8
 RCIM III 2-2
ボード仕様 1-2
Board Status/Control Register
 RCIM I A-37
 RCIM II A-23
 RCIM III A-3

C

ケーブル・クロック 2-18
ケーブル・エラー・メッセージ 2-7, 2-12
Cable Interrupt Routing Registers
 RCIM I A-40
 RCIM II A-27
 RCIM III A-7
ケーブル長の計算 B-1
ケーブル 2-10, 2-15, 2-18-2-19
 RCIM I 2-16
 RCIM II 2-10
 RCIM III 2-4
clock registers A-11, A-30, A-41

クロックの同期化 2-21, 3-3

クロック
 説明 3-1
 直接アクセス 3-3
 GPS 2-23, 3-6
クロックソース 2-20-2-21
closeシステム・コール 3-1
構成情報 3-11
構成要件 2-20
接続モード 2-18
コネクタ
 RCIM I 2-14-2-17
 RCIM II 2-8-2-12
 RCIM III 2-4-2-7

D

デバッグ可視化コネクタP5 (RCIM I) 2-17
デバイス・ファイル
 DI 3-19
 ETI 3-13
 PIG 3-16
 RTC 3-14
デバイスID, PCIベンダー/デバイスID参照
DI
 実装 3-19
 構成 2-22, 3-18
 デバイス・ファイル 3-19
 解除 3-19
 例 3-10
 ガイドライン 3-10
 割込みリクエスト 3-19
 概要 3-17
 シグナル処理 3-8-3-9
 ユーザー・インターフェース 3-19
割込みの解除 3-19
分配割込み, DI参照
 ETI 3-14
 PIG 3-17
 RTs 3-14

E

エッジ・トリガ割込み, ETI参照

ETIs

実装 3-13

構成 3-12

デバイス・ファイル 3-13

解除 3-13

配信 3-14

例 3-10

割込み要求 3-13

概要 3-12

シグナル処理 3-8-3-9

ユーザー・インターフェース 3-13

外部割込みI/Oコネクタ

RCIM I 2-14, 2-16-2-17

RCIM II 2-10-2-12

RCIM III 2-5-2-7

External Interrupt Routing Registers

RCIM I A-39

RCIM II A-26

RCIM III A-6

外部出力シグナル

構成 3-16

例 3-10

概要 3-15

F

最終スレーブ 2-18

機能説明 3-1

G

GPS 2-2, 2-5, 2-8, 2-10, 2-20, 2-23, 3-6

H

ハードウェア

RCIM I 2-13

RCIM II 2-8

RCIM III 2-2

ハードウェア概要 2-1

I

初期化 2-20

入力ケーブル・コネクタ

RCIM I 2-14, 2-16

RCIM II 2-8, 2-10

RCIM III 2-4

取り付け説明 2-19

インシステム・プログラミング・インターフェース・コネクタ P6 (RCIM

I) 2-17

割込み

ハンドリング 3-8

レジスタ A-5, A-25, A-38

序文 1-1

ioctlシステム・コール 3-1, 3-11

Isolated mode 2-18

L

LED 2-14

RCIM I 2-14

RCIM II 2-8-2-9

RCIM III 2-3

M

Master mode 2-18

Message Signaled Interrupts (MSI) 2-22

mmap 3-11

N

NTP 2-23, 3-6

O

OCXO (Oven Controlled Crystal Oscillator) 2-2, 2-4, 2-8, 2-10

openシステム・コール 3-1

oscillator 2-2, 2-4, 2-8, 2-10

出力ケーブル・コネクタ

RCIM I 2-14-2-15

RCIM II 2-8, 2-10

RCIM III 2-4

P

パススルー・スレーブ 2-18

PCI ベンダー/デバイスID

RCIM I 2-17

RCIM II 2-7, 2-12

RCIM III 2-7

PIG

デバイス・ファイル 3-16

配信 3-17

例 3-10

概要 3-16
 レジスタ A-16, A-35, A-44
 POSIXクロック
 GPS 2-20
 概要 3-2
 レジスタ A-13, A-32, A-42
 時刻の設定 3-3
 同期化 3-5
 POSIX Clock Status/Control Register
 RCIM I 2-17
 RCIM II 2-7, 2-12
 RCIM III 2-7
 プログラマブル割込み発生器(PIG), PIG参照

R

RCIMチェーン 2-18, 2-20, 3-1, 3-10, 3-17
 RCIM値 3-11
 RCIM_CLOCKSOURCE 2-20
 rcim_clocksyncユーティリティ 3-3
 RCIM_IRQ_EXTENSIONS 2-20
 RCIM_PPS 2-20
 リアルタイム・クロック(RTC), RTC参照
 レジスタ
 RCIM A-37
 RCIM II A-23
 RCIM III A-3
 レジスタ 3-11
 関連図書 iv
 RTC
 デバイス・ファイル 3-14
 配信 3-14
 例 3-10
 概要 3-14
 レジスタ A-14–A-15, A-33–A-34, A-43
 ユーザー・インターフェース 3-15

S

シグナル処理
 ロジック 3-8
 概要 3-8
 認識ロジック 3-9
 スレーブ・モード 2-18
 同期ケーブル 2-18–2-19, B-1
 RCIM I 2-15–2-16
 RCIM II 2-10, 2-12
 RCIM III 2-4, 2-7
 構文記法 iii

T

TCXO (Temperature Compensated Crystal Oscillator)
 2-4
 ティック・クロック
 GPS 2-20
 概要 3-2
 レジスタ A-11, A-30, A-41
 同期化 3-5
 Tick Clock Status/Control Registers
 RCIM A-41
 RCIM II A-30
 RCIM III A-11

U

開梱の説明 2-18

